NI PXIe-5442 Specifications

16-Bit 100 MS/s Arbitrary Waveform Generator with Onboard Signal Processing (OSP)

このドキュメントには、日本語ページも含まれています。

Unless otherwise noted, the following conditions were used for each specification:

- Analog filter enabled.
- Digital-to-analog converter (DAC) interpolation set to maximum allowed factor for a given sample rate.
- Signals terminated with 50 Ω.
- Direct path set to 1 V_{pk-pk}, Main path set to 2 V_{pk-pk}.
- Sample clock set to 100 MSamples/s.

Specifications are worst-case unless marked as typical. Typical values are representative of an average unit operating at room temperature (25 ± 3 °C). Specifications are subject to change without notice. For the most recent NI PXIe-5442 specifications, visit `ni.com/manuals`.

After installing the NI-FGEN driver software, you can access all the NI PXIe-5442 (NI 5442) documentation, including the *NI Signal Generators Getting Started Guide*, which contains functional descriptions of the NI 5442 signals, by navigating to **Start»All Programs»National Instruments»NI-FGEN»Documentation**.

Hot Surface If the NI 5442 has been in use, it may exceed safe handling temperatures and cause burns. Allow the NI 5442 to cool before removing it from the chassis.

Contents

CH 0 2
Sample Clock 13
Onboard Clock 16
Phase-Locked Loop (PLL) Reference Clock 16
CLK IN 17
PFI 0 and PFI 1 18

NATIONAL INSTRUMENTS™

Start Trigger....19
Markers....22
Arbitrary Waveform Generation Mode....23
Function Generation Mode....26
Onboard Signal Processing (OSP)....27
Power....35
Software....36
NI PXIe-5442 Environment....37
Safety....38
Electromagnetic Compatibility....38
CE Compliance....38
Environmental Management....39
Physical....40
Where to Go for Support....41

CH 0

(Channel 0 Analog Output, Front Panel Connector)

Specification	Value	Comments
Number of Channels	1	—
Connector	SMB (jack)	—
Output Voltage Characteristics		
Output Paths	1. The software-selectable Main path provides full-scale voltages from 5.64 mV_{pk-pk} to 2.00 V_{pk-pk} into a 50 Ω load. NI-FGEN uses a low-gain amplifier when you select the Main path. 2. The software-selectable Direct path is optimized for intermediate frequency (IF) applications and provides full-scale voltages from 0.707 to 1.000 V_{pk-pk}.	—
DAC Resolution	16 bits	—

Specification	Value				Comments
Amplitude and Offset					
Amplitude Range	Path	Load	Amplitude (V_{pk-pk}) Minimum Value	Amplitude (V_{pk-pk}) Maximum Value	Amplitude values assume the full scale of the DAC is utilized. If you desire an amplitude smaller than the minimum value, you can use waveforms smaller than the full scale of the DAC. NI-FGEN compensates for user-specified resistive loads.
	Direct	50 Ω	0.707	1.00	
		1 kΩ	1.35	1.91	
		Open	1.41	2.00	
	Main	50 Ω	0.00564	2.00	
		1 kΩ	0.0107	3.81	
		Open	0.0113	4.00	
Amplitude Resolution	<0.06% (0.004 dB) of amplitude range				
Offset Range	Span of ±25% of amplitude range with increments <0.0014% of amplitude range				Not available on the Direct path.
Maximum Output Voltage					
Maximum Output Voltage	Path	Load	Maximum Output Voltage (V_{pk-pk})		The maximum output voltage of the NI 5442 is determined by the amplitude range and the offset range.
	Direct	50 Ω	±0.500		
		1 kΩ	±0.953		
		Open	±1.000		
	Main	50 Ω	±1.000		
		1 kΩ	±1.905		
		Open	±2.000		

Specification	Value		Comments
Accuracy			
DC Accuracy	Path		All paths are calibrated for amplitude and gain errors. The Main path is also calibrated for offset errors.
	Main	Direct	
	±0.2% of amplitude ± 0.05% of offset ± 500 µV (within ±10 °C of self-calibration temperature) ±0.4% of amplitude ± 0.05% of offset ± 1 mV (0 to 55 °C)	Gain accuracy: ±0.2% (within ±10 °C of self-calibration temperature) Gain accuracy: ±0.4% (0 to 55 °C) DC error: ±30 mV (0 to 55 °C)	
AC Amplitude Accuracy	±1.0% of amplitude ± 1 mV		50 kHz sine wave.
Output Characteristics			
Output Impedance	50 Ω nominal or 75 Ω nominal, software-selectable		—
Load Impedance Compensation	Output amplitude is compensated for user-specified load impedances.		—
Output Coupling	DC		—
Output Enable	Software-selectable. When disabled, CH 0 output is terminated with a 1 W resistor with a value equal to the selected output impedance.		—
Maximum Output Overload	The CH 0 output terminal can be connected to a 50 Ω, ±12 V (±8 V for the Direct path) source without sustaining any damage. No damage occurs if CH 0 is shorted to ground indefinitely.		—
Waveform Summing	The CH 0 output terminal supports waveform summing among similar paths—specifically, the outputs of multiple NI 5442 signal generators can be connected together.		—

Specification	Value		Comments
Frequency and Transient Response			
Bandwidth	> 43 MHz		Measured at –3 dB.
DAC Digital Interpolation Filter	Software-selectable finite impulse response (FIR) filter. Available interpolation factors are 2, 4, or 8.		Refer to the *Onboard Signal Processing (OSP)* section for OSP Interpolation information.
Analog Filter	Software-selectable 7-pole elliptical filter for image suppression.		Available only on Main path.
Passband Flatness	Path		With respect to 50kHz.
	Direct	Main	
	–0.4 to +0.6 dB 100 Hz to 40 MHz	–1.0 to +0.5 dB 100 Hz to 20 MHz	
Pulse Response			
	Path		Analog filter and DAC interpolation filter disabled.
	Direct	Main	
Rise/Fall Time (10–90%)	<5 ns	<8 ns	
Aberration	<12%	<5%	

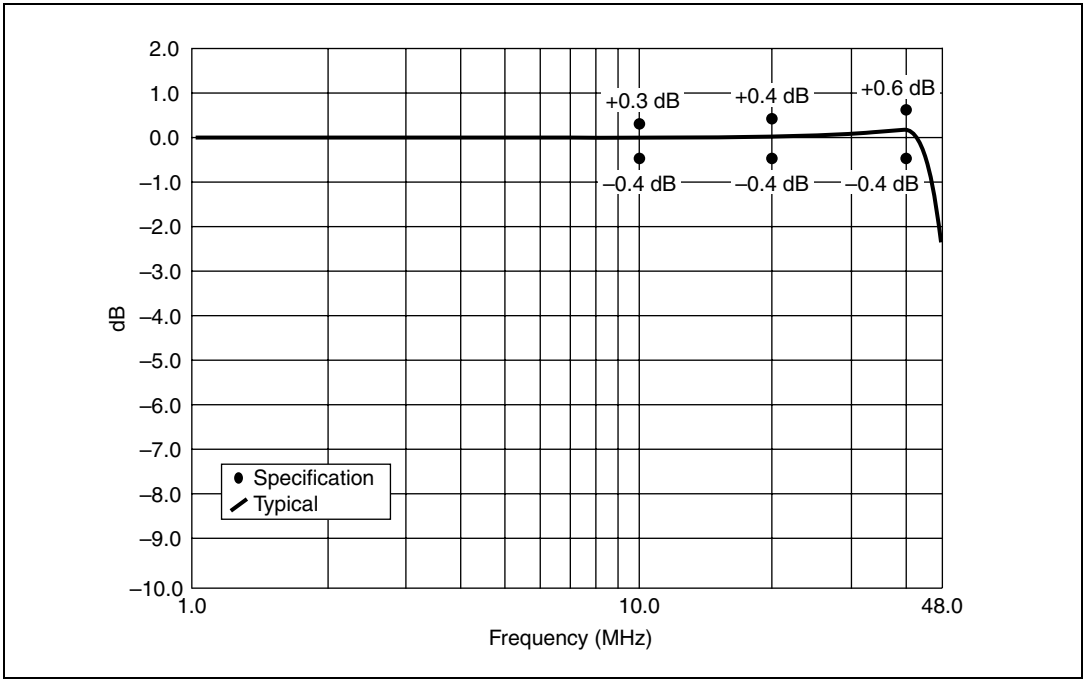

Figure 1. Normalized Passband Flatness, Direct Path

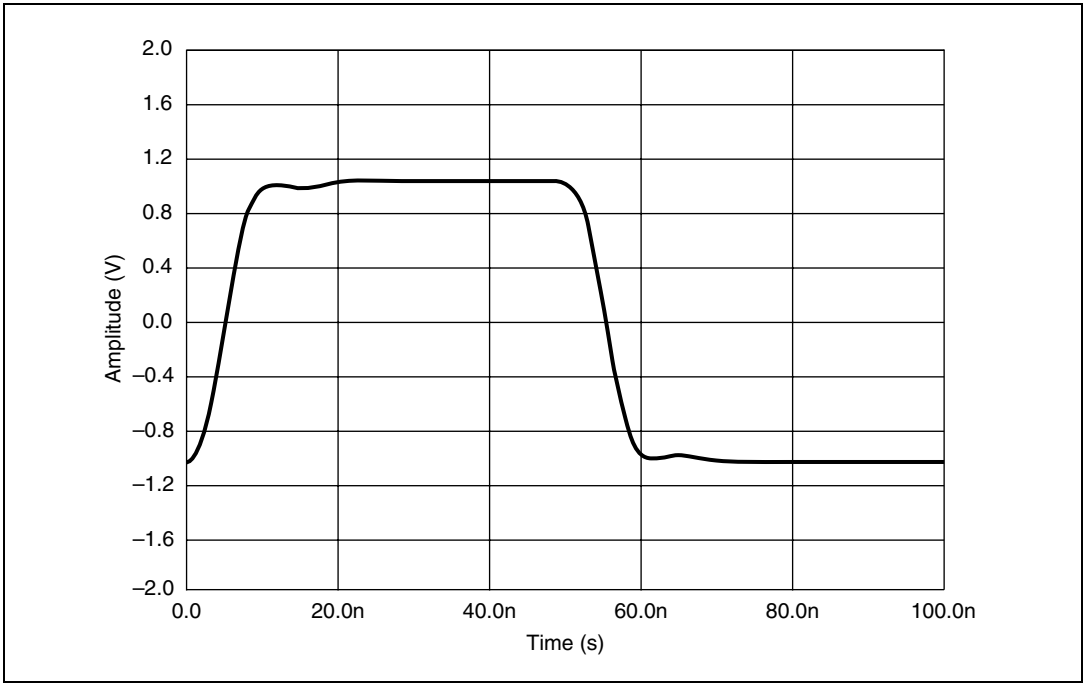

Figure 2. Pulse Response, Main Path with 50 Ω Load

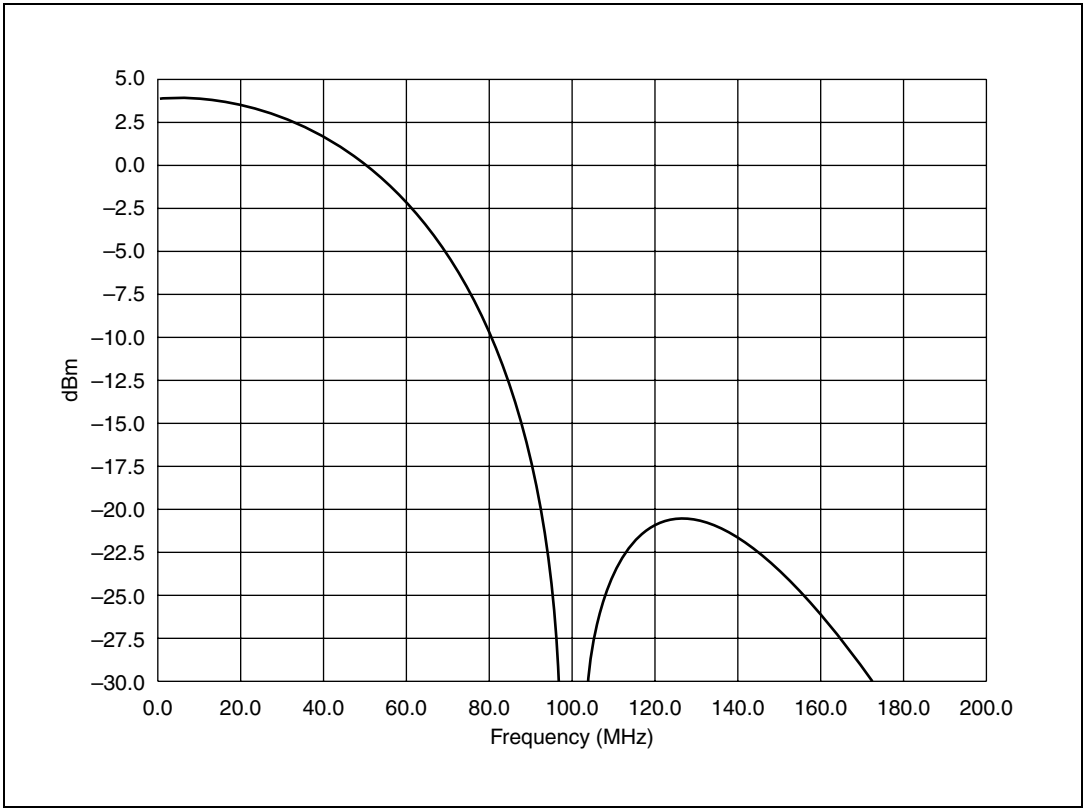

Figure 3. Theoretical Frequency Response of Direct Path, 100 MS/s, 1x DAC Interpolation

Note Above 50 MHz, the response is the image response.

Specification	Value		Comments
Suggested Maximum Frequencies for Common Functions			
Function	Path		Disable the Analog filter and the DAC interpolation filter for Ramp and Triangle. * Direct Path is optimized for the frequency domain.
	Direct	Main	
Sine	43 MHz	43 MHz	
Square	Not recommended*	25 MHz	
Ramp	Not recommended*	5 MHz	
Triangle	Not recommended*	5 MHz	
Spectral Characteristics			
Spurious-Free Dynamic Range[1] (SFDR) with Harmonics	Path		Amplitude –1 dBFS. Measured from DC to 50 MHz. SFDR with harmonics at low amplitudes is limited by a –148 dBm/Hz noise floor. All values are typical and include aliased harmonics.
	Direct	Main	
1 MHz	76 dB	71 dB	
10 MHz	68 dB	64 dB	
20 MHz	60 dB	57 dB	
30 MHz	73 dB	73 dB	
40 MHz	76 dB	73 dB	
43 MHz	78 dB	75 dB	

[1] Dynamic range is defined as the difference between the carrier level and the largest spur.

Specification	Value		Comments
Spectral Characteristics (Continued)			
SFDR without Harmonics	Path		Amplitude –1 dBFS. Measured from DC to 50 MHz. SFDR without harmonics at low amplitudes is limited by a –148 dBm/Hz noise floor. All values are typical and include aliased harmonics.
	Direct	Main	
1 MHz	87 dB	90 dB	
10 MHz	86 dB	88 dB	
20 MHz	79 dB	88 dB	
30 MHz	72 dB	72 dB	
40 MHz	75 dB	72 dB	
43 MHz	77 dB	74 dB	
0 to 40 ºC Total Harmonic Distortion (THD)	Path		Amplitude –1 dBFS. Includes the 2nd through the 6th harmonic.
	Direct	Main	
20 kHz	–77 dBc (typical)	–77 dBc (typical)	
1 MHz	–75 dBc (typical)	–70 dBc (typical)	
5 MHz	–68 dBc	–68 dBc	
10 MHz	–65 dBc	–61 dBc	
20 MHz	–55 dBc	–53 dBc	
30 MHz	–50 dBc	–48 dBc	
40 MHz	–48 dBc	–46 dBc	
43 MHz	–47 dBc	–45 dBc	

Specification	Value		Comments
Spectral Characteristics (Continued)			
0 to 55 ºC THD	Path		Amplitude –1 dBFS. Includes the 2nd through the 6th harmonic.
	Direct	Main	
20 kHz	–76 dBc (typical)	–76 dBc (typical)	
1 MHz	–74 dBc (typical)	–69 dBc (typical)	
5 MHz	–67 dBc	–67 dBc	
10 MHz	–63 dBc	–60 dBc	
20 MHz	–54 dBc	–52 dBc	
30 MHz	–48 dBc	–46 dBc	
40 MHz	–46 dBc	–41 dBc	
43 MHz	–45 dBc	–41 dBc	

Average Noise Density		Amplitude Range		Average Noise Density			Average noise density at small amplitudes is limited by a –148 dBm/Hz noise floor.
	Path	V_{pk-pk}	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	Direct	1	4.0	18	–142	–146.0	
	Main	0.06	–20.4	9	–148	–127.6	
	Main	0.1	–16.0	9	–148	–132.0	
	Main	0.4	–4.0	13	–145	–141.0	
	Main	1	4.0	18	–142	–146.0	
	Main	2	10.0	35	–136	–146.0	

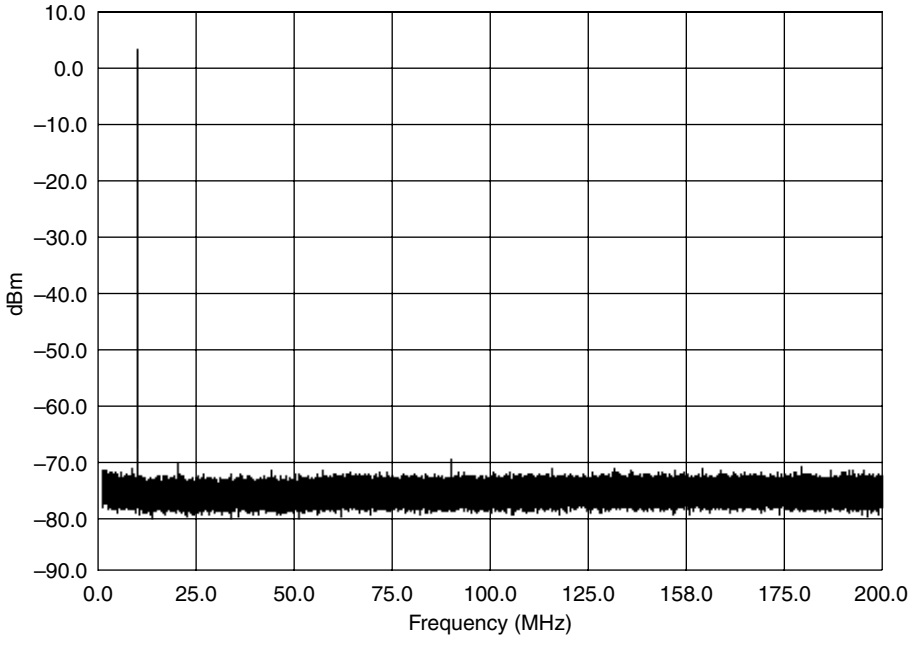

Figure 4. 10 MHz Single-Tone Spectrum, Direct Path, 100 MS/s, 4x DAC Interpolation

Note The noise floor in Figure 4 is limited by the measurement device. Refer to the *Average Noise Density* specifications.

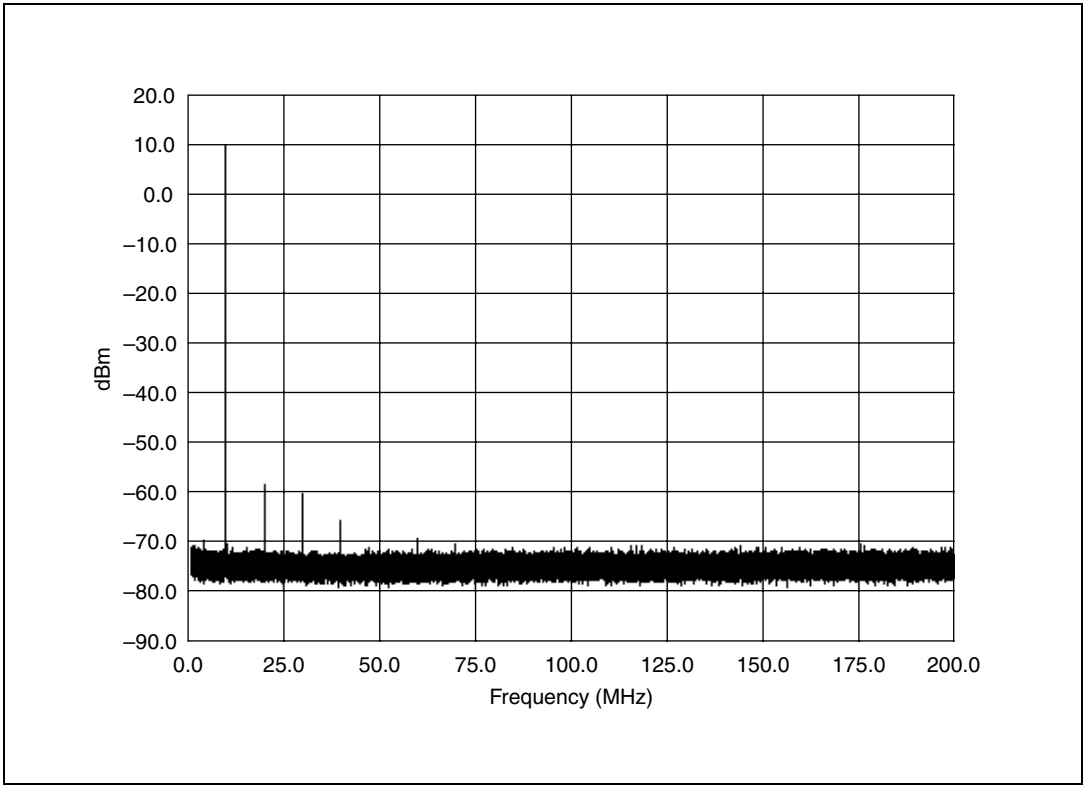

Figure 5. 10 MHz Single-Tone Spectrum, Main Path, 100 MS/s, 4x DAC Interpolation

Note The noise floor in Figure 5 is limited by the measurement device. Refer to the *Average Noise Density* specifications.

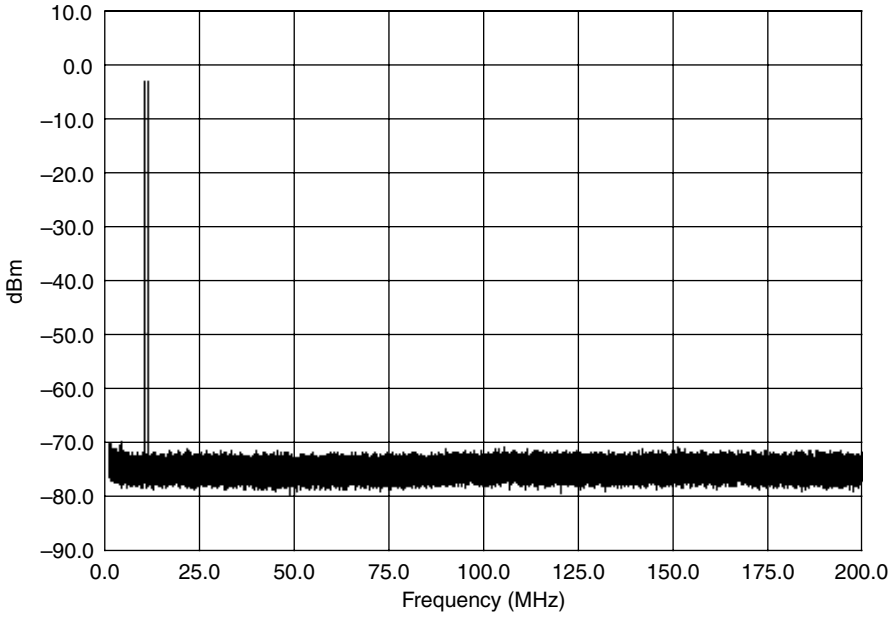

Figure 6. Direct Path, Two-Tone Spectrum (Typical)

Note The noise floor in Figure 6 is limited by the measurement device. Refer to the *Average Noise Density* specifications.

Sample Clock

Specification	Value	Comments
Sources	1. Internal, Divide-by-*N* ($N \geq 1$) 2. Internal, DDS-based, High-Resolution 3. External, CLK IN (SMB front panel connector) 4. External, PXI star trigger (backplane connector) 5. External, PXI_Trig<0..7> (backplane connector)	Refer to the *Onboard Clock* section for more information about internal clock sources.

Specification	Value			Comments
Sample Rate Range and Resolution				
Sample Clock Source	Sample Rate Range	Sample Rate Resolution		—
Divide-by-*N*	23.84 S/s to 100 MS/s	Settable to (100 MS/s) / *N* (1 ≤ *N* ≤ 4,194,304)		
High Resolution	10 S/s to 100 MS/s	1.06 µHz		
CLK IN	200 kS/s to 105 MS/s	Resolution determined by external clock source. External Sample Clock duty cycle tolerance 45 to 55%.		
PXI Star Trigger	10 S/s to 105 MS/s			
PXI_Trig<0..7>	10 S/s to 20 MS/s			
DAC Effective Sample Rate				
	Sample Rate	DAC Interpolation Factor	Effective Sample Rate	DAC Effective Sample Rate = (DAC Interpolation Factor) × (Sample Rate) Refer to the *Onboard Signal Processing (OSP)* section for OSP interpolation information.
	10 S/s to 105 MS/s	1 (Off)	10 S/s to 105 MS/s	
	12.5 to 105 MS/s	2	25 to 210 MS/s	
	10 to 100 MS/s	4	40 to 400 MS/s	
	10 to 50 MS/s	8	80 to 400 MS/s	
Sample Clock Delay Range and Resolution				
Sample Clock Source	Delay Adjustment Range	Delay Adjustment Resolution		—
Divide-by-*N*	±1 Sample clock period	<10 ps		
High-Resolution	±1 Sample clock period	Sample clock period/16,384		
External (all)	0 to 7.6 ns	<15 ps		

Specification	Value				Comments
System Phase Noise and Jitter (10 MHz Carrier)					
Sample Clock Source	System Phase Noise Density (dBc/Hz) Offset			System Output Jitter (Integrated from 100 Hz to 100 kHz)	Specified at 2x DAC oversampling.
	100 Hz	1 kHz	10 kHz		
Divide-by-*N*	–110	–131	–137	<1.0 ps rms	
High-Resolution[1]	–114	–126	–126	<4.0 ps rms	
CLK IN	–113	–132	–135	<1.1 ps rms	
PXI Star Trigger[2]	–115	–118	–130	<3.0 ps rms	
External Sample Clock Input Jitter Tolerance	Cycle-cycle jitter ±300 ps Period jitter ±1 ns				—
[1] High-Resolution specifications improve as the sample rate is decreased. [2] PXI star trigger specification is valid when the Sample clock source is locked to PXI_CLK10.					
Exported Sample Clock Destination Characteristics					
Exported Sample Clock Destinations	Characteristic				Exported Sample clocks can be divided by integer *K* (1 ≤ *K* ≤ 4,194,304).
	Maximum Frequency	Jitter (Typical)	Duty Cycle		
PFI <0..1> (SMB front panel connectors)	105 MHz	PFI 0: 6 ps rms PFI 1: 12 ps rms	25 to 65%		—
PXI_Trig<0..6> (backplane connector)	20 MHz	—	—		

Note Sample clock purity can significantly affect the performance of an NI PXIe-5442. High amounts of jitter or phase noise in the Sample clock can create spurs in the signal generator spectrum that are not present when using a pure Sample clock. For example, if you set the Clock Mode property or the `NIFGEN_ATTR_CLOCK_MODE` attribute is set to automatic, NI-FGEN often selects High-Resolution clocking to achieve a specific IQ rate.

High-Resolution clocking has more jitter than Divide-By-*N* clocking and may create extra spurs in the signal generator output spectrum (refer to Figures 9 through 12 for examples of this phenomenon). To remove extra spurs without using software resampling, you can use a pure external clock. The NI PXI-5650/5651/5652 frequency source, with low jitter and <1Hz frequency resolution, is an excellent option.

Onboard Clock
(Internal VCXO)

Specification	Value	Comments
Clock Source	Internal Sample clocks can either be locked to a Reference clock using a phase-locked loop or be derived from the onboard voltage-controlled crystal oscillator (VCXO) frequency reference.	—
Frequency Accuracy	±25 ppm	—

Phase-Locked Loop (PLL) Reference Clock

Specification	Value	Comments
Sources	1. PXI_CLK10 (backplane connector) 2. CLK IN (SMB front panel connector)	The PLL Reference clock provides the reference frequency for the PLL.
Frequency Accuracy	When using the PLL, the frequency accuracy of the NI 5442 is solely dependent on the frequency accuracy of the PLL Reference clock source.	—
Lock Time	Typical: 70 ms Maximum: 200 ms	—
Frequency Range	5 to 20 MHz in increments of 1 MHz. Default of 10 MHz. The PLL Reference clock frequency must be accurate to ±50 ppm.	—

Specification	Value	Comments
Duty Cycle Range	40 to 60%	—
Exported PLL Reference Clock Destinations	1. PFI <0..1> (SMB front panel connectors) 2. PXI_Trig<0..6> (backplane connector)	—

CLK IN
(Sample Clock and Reference Clock Input, Front Panel Connector)

Specification	Value	Comments
Connector	SMB (jack)	—
Direction	Input	—
Destinations	1. Sample clock 2. PLL Reference clock	—
Frequency Range	1 to 105 MHz (Sample clock destination and sine waves) 200 kHz to 105 MHz (Sample clock destination and square waves) 5 to 20 MHz (PLL Reference clock destination)	—
Input Voltage Range	Sine wave: 0.65 to 2.8 V_{pk-pk} into 50 Ω (0 to +13 dBm) Square wave: 0.2 to 2.8 V_{pk-pk} into 50 Ω	—
Maximum Input Overload	±10 V	—
Input Impedance	50 Ω	—
Input Coupling	AC	—

PFI 0 and PFI 1
(Programmable Function Interface, Front Panel Connectors)

Specification	Value	Comments
Connectors	Two SMB (jacks)	—
Direction	Bidirectional	—
Frequency Range	DC to 105 MHz	—
As an Input (Trigger)		
Destinations	Start trigger, Script trigger	—
Maximum Input Overload	–2 to +7 V	—
V_{IH}	2.0 V	—
V_{IL}	0.8 V	—
Input Impedance	1 kΩ	—
As an Output (Event)		
Sources	1. Sample clock divided by integer K ($1 \leq K \leq 4{,}194{,}304$) 2. Sample clock timebase (100 MHz) divided by integer M ($2 \leq M \leq 4{,}194{,}304$) 3. PLL Reference clock 4. Marker event 5. Data Marker event 6. Exported Start trigger 7. Exported Script trigger 8. Ready for Start event 9. Started event 10. Done event	—
Output Impedance	50 Ω	—
Maximum Output Overload	–2 to +7 V	—

Specification	Value	Comments
V_{OH}	Minimum: 2.9 (open load), 1.4 V (50 Ω load)	Output drivers are +3.3 V TTL compatible.
V_{OL}	Maximum: 0.2 (open load), 0.2 V (50 Ω load)	
Rise/Fall Time	≤2.0 ns	Load of 10 pF.

Start Trigger

Specification	Value	Comments
Sources	1. PFI <0..1> (SMB front panel connectors) 2. PXI_Trig<0..7> (backplane connector) 3. Software 4. Immediate (does not wait for a trigger)	The Software trigger can be configured through NI-FGEN programming calls. Immediate is the default value for the Start trigger source.
Modes	1. Single 2. Continuous 3. Stepped 4. Burst	—
Edge Detection	Rising	—
Minimum Pulse Width	25 ns	Refer to the t_{s1} documentation in the *NI Signal Generators Help* by navigating to **NI Signal Generators Help»Devices» NI 5442» Triggering» Trigger Timing**.

Specification	Value		Comments
Delay from Start Trigger to CH 0 Analog Output with OSP Disabled	DAC Interpolation Factor	Typical Delay	Refer to the t_{s2} documentation in the *NI Signal Generators Help* by navigating to **NI Signal Generators Help»Devices» NI 5442» Triggering» Trigger Timing**.
	Digital Interpolation Filter disabled.	46 Sample clock periods + 110 ns	
	2	60 Sample clock periods + 110 ns	
	4	66 Sample clock periods + 110 ns	
	8	67 Sample clock periods + 110 ns	
Additional Delay for Function Generator Mode	Add 37 Sample clock periods (Applicable to delay from Start trigger to CH 0 analog output.)		—
Additional Delay with OSP Enabled	(29 to 120 Sample clock periods) + (0 to 40 IQ clock periods) (Applicable to delay from Start trigger to CH 0 analog output)		Varies with OSP configuration.
Trigger Exporting			
Exported Trigger Destinations	A signal used as a trigger can be routed out to any destination listed in the *Destinations* specification of the *Markers* section.		—

Specification	Value	Comments
Exported Trigger Delay	65 ns (typical)	Refer to the t_{s3} documentation in the *NI Signal Generators Help* by navigating to **NI Signal Generators Help»Devices» NI 5442» Triggering» Trigger Timing**.
Exported Trigger Pulse Width	>150 ns	Refer to the t_{s4} documentation in the *NI Signal Generators Help* by navigating to **NI Signal Generators Help»Devices» NI 5442» Triggering» Trigger Timing**.

Markers

Specification	Value		Comments
Destinations	1. PFI <0..1> (SMB front panel connectors) 2. PXI_Trig<0..6> (backplane connector)		—
Quantity	One marker per segment		—
Quantum	Marker position must be placed at an integer multiple of one sample.		—
Width	>150 ns		Refer to the t_{m2} documentation in the *NI Signal Generators Help* by navigating to **NI Signal Generators Help»Devices» NI 5442» Waveform Generation» Marker Events**.
Skew	Destination	With Respect to Analog Output	Refer to the t_{m1} documentation in the *NI Signal Generators Help* by navigating to **NI Signal Generators Help»Devices» NI 5442» Waveform Generation» Marker Events**.
	PFI <0..1>	±2 Sample clock periods	
	PXI_Trig<0..6>	±2 Sample clock periods	
Jitter	20 ps rms		—

Arbitrary Waveform Generation Mode

Specification	Value			Comments
Memory Usage	The NI 5442 uses the Synchronization and Memory Core (SMC) technology in which waveforms and instructions share onboard memory. Parameters, such as number of segments in sequence list, maximum number of waveforms in memory, and number of samples available for waveform storage, are flexible and user defined.			For more information, refer to the *NI Signal Generators Help* by navigating to **NI Signal Generators Help» Programming» NI-TClk Synchronization Help**.
Onboard Memory Size	32 MB option: 33,554,432 bytes	256 MB option: 268,435,456 bytes	512 MB option: 536,870,912 bytes	—
Output Modes	Arbitrary Waveform	Arbitrary Sequence		—
	A single waveform is selected from the set of waveforms stored in onboard memory and generated.	A sequence directs the NI 5442 to generate a set of waveforms in a specific order. Elements of the sequence are referred to as segments. Each segment is associated with a set of instructions. The instructions identify which waveform is selected from the set of waveforms in memory, how many loops (iterations) of the waveform are generated, and at which sample in the waveform a marker output signal is sent.		

Specification	Value			Comments
Minimum Waveform Size (Samples)	Trigger Mode	Arbitrary Waveform Mode	Arbitrary Sequence Mode	The minimum waveform size is sample rate dependent in Arbitrary Sequence mode. For complex (IQ) data, minimum waveform size is halved.
	Single	16	16	
	Continuous	16	96 @ >50 MS/s	
			32 @ ≤50 MS/s	
	Stepped	32	96 @ >50 MS/s	
			32 @ ≤50 MS/s	
	Burst	16	512 @ >50 MS/s	
			256 @ ≤50 MS/s	
Loop Count	1 to 16,777,215 Burst trigger: Unlimited			—
Quantum	Waveform size must be an integer multiple of one sample of either real or complex (IQ) data.			—
Memory Limits (in Samples)				
	32 MB Option	256 MB Option	512 MB Option	All trigger modes except where noted. For IQ data, maximum waveform memory is halved.
Arbitrary Waveform Mode, Maximum Waveform Memory	16,777,088	134,217,600	268,435,328	
Arbitrary Sequence Mode, Maximum Waveform Memory	16,777,008	134,217,520	268,435,200	Condition: One or two segments in a sequence. For IQ data, maximum waveform memory is halved.

Specification	Value			Comments
Memory Limits (Continued)				
Arbitrary Sequence Mode, Maximum Waveforms	262,000 Burst trigger: 32,000	2,097,000 Burst trigger: 262,000	4,194,000 Burst trigger: 524,000	Condition: One or two segments in a sequence.
Arbitrary Sequence Mode, Maximum Segments in a Sequence	418,000 Burst trigger: 262,000	3,354,000 Burst trigger: 2,090,000	6,708,000 Burst trigger: 4,180,000	Condition: Waveform memory is <4,000 (<2,000 for IQ data.)
Waveform Play Times				
	32 MB	256 MB	512 MB	
Maximum Play Time, Sample Rate = 100 MS/s, OSP Disabled	0.16 seconds	1.34 seconds	2.68 seconds	Single trigger mode. Play times can be significantly extended by using Continuous, Stepped, or Burst trigger modes. For IQ mode the play times are halved.
Maximum Play Time, IQ Rate = 1 MS/s, Real Mode, OSP Enabled	16 seconds	2 minutes and 14 seconds	4 minutes and 28 seconds	
Maximum Play Time, IQ Rate = 100 kS/s, Real Mode, OSP Enabled	2 minutes and 47 seconds	22 minutes and 22 seconds	44 minutes and 43 seconds	

Function Generation Mode

Specification	Value		Comments
Standard Waveforms and Maximum Frequencies	Waveform	Maximum Frequency	Minimum frequency is 0 Hz for all waveforms.
	Sine	43 MHz	
	Square	25 MHz	
	Triangle	5 MHz	
	Ramp Up	5 MHz	
	Ramp Down	5 MHz	
	DC	—	
	Noise (pseudorandom)	5 MHz	
	User Defined	43 MHz	
Memory Size (in Samples)	131,072 for 1/4 symmetric waveforms (Example: sine) 32,768 for non-1/4 symmetric waveforms (Example: ramp)		16-bit samples. User-defined waveforms must be exactly 32,768 samples.
Frequency Resolution	355 nHz		—
Phase Resolution	0.0055º		—

Onboard Signal Processing (OSP)

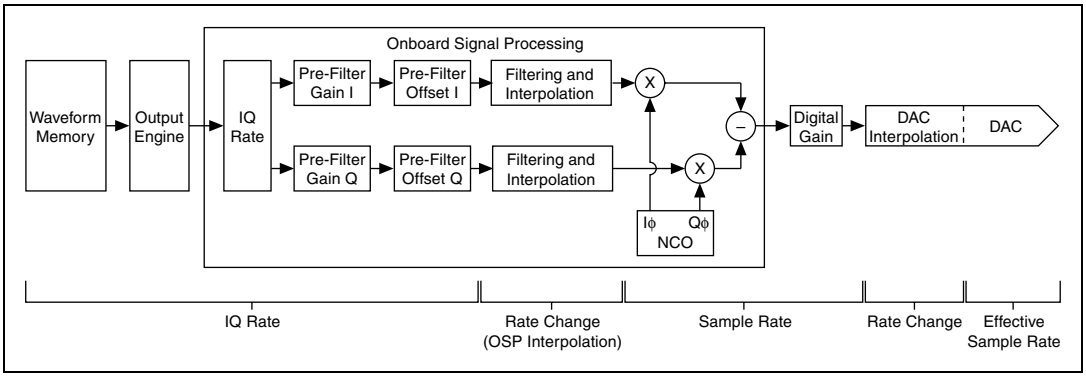

Figure 7. Onboard Signal Processing Block Diagram

Specification	Value		Comments
IQ Rate			
OSP Interpolation Range	1, 2, 4, 6, 8, 10 12 to 4,096 (multiples of 4) 4,096 to 8,192 (multiples of 8) 8,192 to 16,384 (multiples of 16)		Total NI PXIe-5442 interpolation = OSP interpolation × DAC interpolation
IQ Rate	Sample rate/OSP interpolation (Lower IQ rates are possible by either lowering the sample rate or doing software interpolation)		Example: For a Sample rate of 100 MS/s, IQ rate range = 6.1 kS/s to 100 MS/s
Bandwidth	Real Flat	Complex Flat	Example: Complex bandwidth is 40 MHz with a complex IQ rate of 50 MS/s
	0.4 × IQ Rate	0.8 × IQ Rate	
Data Processing Modes	1. Real (I path only) 2. Complex (IQ)		—

Specification	Value	Comments
Prefilter Gain and Offset		
Prefilter Gain and Offset Resolution	18 bits	—
Prefilter Gain Range	–2.0 to +2.0 (|Values| < 1 attenuate user data)	Unitless
Prefilter Offset Range	–1.0 to +1.0	Applied after Prefilter gain
Output	Output = (User data × Prefilter gain) + Prefilter offset (–1 ≤ output ≤ +1)	Prefilter output

Specification	Value			Comments
Finite Impulse Response (FIR) Filter Types				
Type	Parameter	Minimum	Maximum	
Flat	Passband	0.4	0.4	Lowpass filter that minimizes ripple to IQ rate × Passband.
Raised Cosine	Alpha	0.1	0.4	These filters can only be used with an OSP interpolation factor of 12 or greater.
Root Raised Cosine	Alpha	0.1	0.4	
Numerically Controlled Oscillator (NCO)				
Frequency Range	1 mHz to (0.43 × sample rate)			—
Frequency Resolution	Sample rate / 2^{48}			Example: 355 nHz with a sample rate of 100 MS/s
I and Q Phase Resolution	0.0055º			—
Phase Quantization	17 bits			Look-up table address width
Tuning Speed	1 ms			—

Specification	Value		Comments
IF Modulation Performance (Typical)			
Modulation Configuration	Measurement Type	Value	—
GSM Physical Layer[1]	MER (Modulation Error Ratio)	56 dB	Direct path (4dBmpeak), 25 MHz carrier
	EVM (Error Vector Magnitude)	<0.2% rms	
W-CDMA Physical Layer[2]	MER	48 dB	
	EVM	<0.4% rms	
DVB Physical Layer[3]	MER	44 dB	
	EVM	<0.5% rms	
20 MSymbols/s 64 QAM[4]	MER	39 dB	
	EVM	<0.8% rms	
26.09 MSymbols/s 64 QAM[5]	MER	36 dB	
	EVM	<1.0% rms	
34.78 MSymbols/s 64 QAM[6]	MER	32 dB	
	EVM	<1.6% rms	

[1] OSP Enabled. IQ Rate = 1.083 MS/s, 4 Samples/Symbol. FIR Filter Type = Flat, Passband = 0.4, Prefilter Gain = 0.4. MSK modulation. Software Pulse Shaping and Phase Accumulation, 270.833 kS/s, Gaussian, BT = 0.3. PN Sequence Order = 11.

[2] OSP Enabled. IQ Rate = 3.84 MS/s, 1 Sample/Symbol. FIR Filter Type = Root-Raised Cosine, Alpha = 0.22, Prefilter Gain = 0.35. QPSK modulation. PN Sequence Order = 12.

[3] OSP Enabled. IQ Rate = 6.92 MS/s, 1 Sample/Symbol. FIR Filter Type = Root-Raised Cosine, Alpha = 0.15, Prefilter Gain = 0.4. 32 QAM modulation. PN Sequence Order = 12.

[4] OSP Enabled. IQ Rate = 50 MS/s. FIR Filter Type = Flat, Passband=0.4, Prefilter Gain = 0.6. 64 QAM modulation. Software Pulse Shaping and Resampling, Root-Raised Cosine, Alpha = 0.15. PN Sequence Order = 15.

[5] OSP Enabled. IQ Rate = 50 MS/s. FIR Filter Type = Flat, Passband=0.4, Prefilter Gain = 0.6. 64 QAM modulation. Software Pulse Shaping and Resampling, Root-Raised Cosine, Alpha = 0.15. PN Sequence Order = 15.

[6] OSP Enabled. IQ Rate = 50 MS/s. FIR Filter Type = Flat, Passband=0.4, Prefilter Gain = 0.6. 64 QAM modulation. Software Pulse Shaping and Resampling, Root-Raised Cosine, Alpha = 0.15. PN Sequence Order = 15.

Specification	Value	Comments
Digital Performance		
Maximum NCO Spur	<–90 dBc	Full-scale output
Interpolating Flat Filter Passband Ripple	<0.1 dB	Passband from 0 to (0.4 × IQ rate)
Interpolating Flat Filter out of Band Suppression	>80 dB	Stopband suppression from (0.6 × IQ rate)

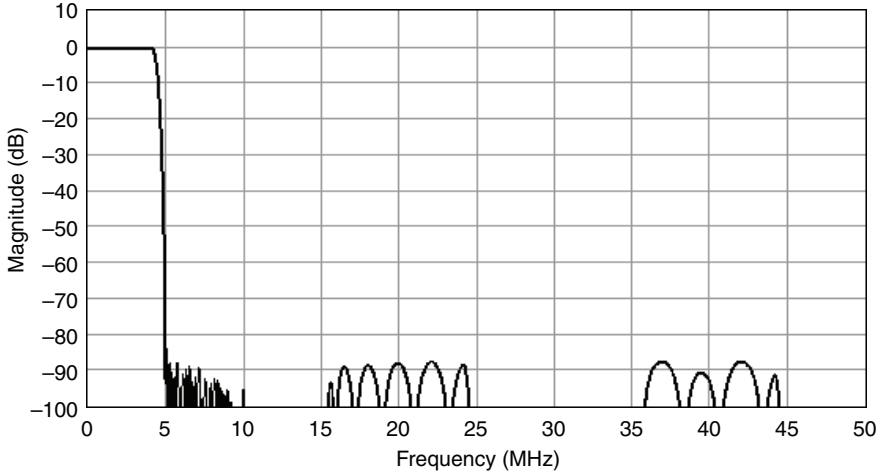

Figure 8. Real Interpolation Filter Frequency Response
IQ Rate = 10 MS/s

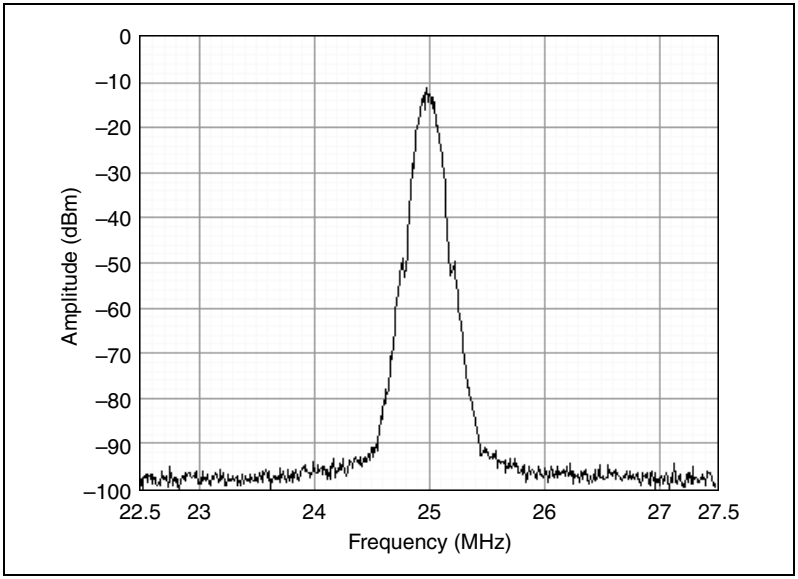

Figure 9. GSM Physical Layer[1, 2]
External Sample Clocking = 99.665 MHz

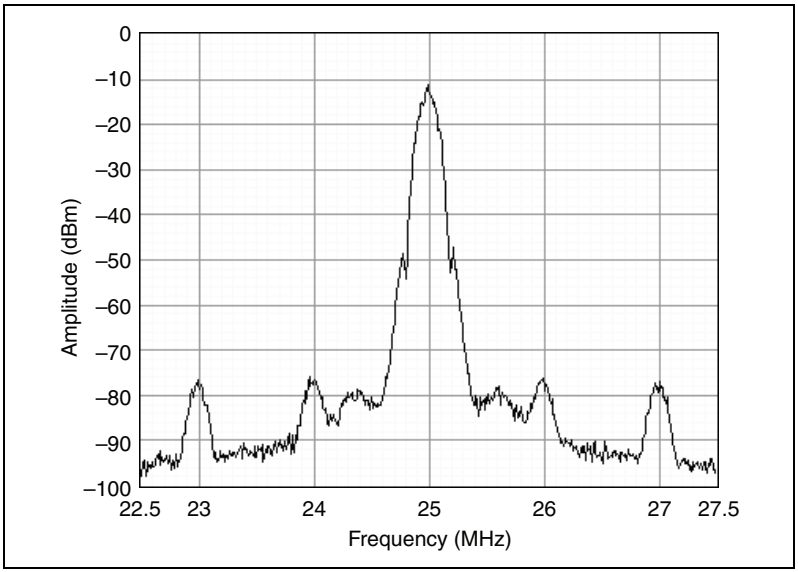

Figure 10. GSM Physical Layer [1, 2]
Internal (High-Resolution) Sample Clocking = 99.665 MHz
Additional Artifacts are due to High-Resolution Clock Spurs.

---

[1] OSP Enabled. Direct Path (4 dBm peak). 25 MHz Carrier. IQ Rate = 1.083 MS/s, 4 samples/symbol. FIR Filter Type = Flat, Passband = 0.4. Software MSK modulation: 270.833 kS/s, Gaussian, BT = 0.3. PN Sequence Order = 14.

[2] For more information about eliminating spurs, refer to the *Note* in the *Sample Clock* section.

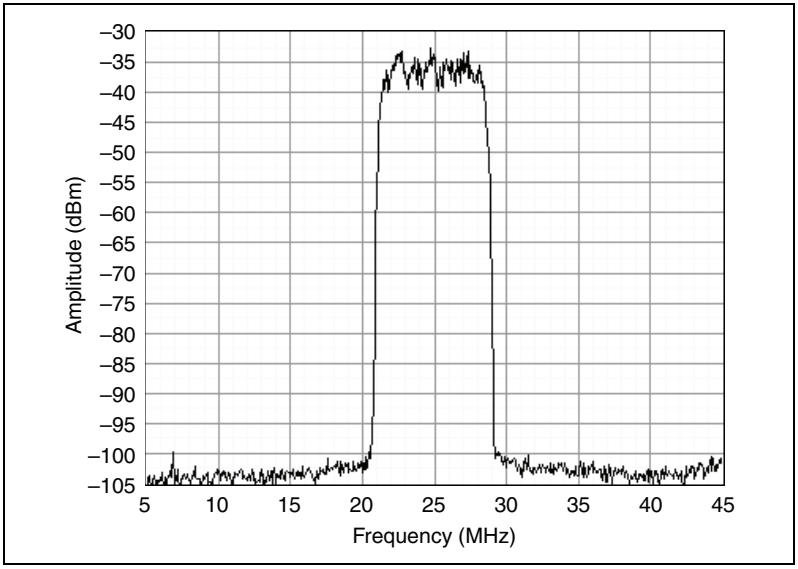

Figure 11. DVB Physical Layer[1, 2]
External Sample Clocking = 96.88 MHz

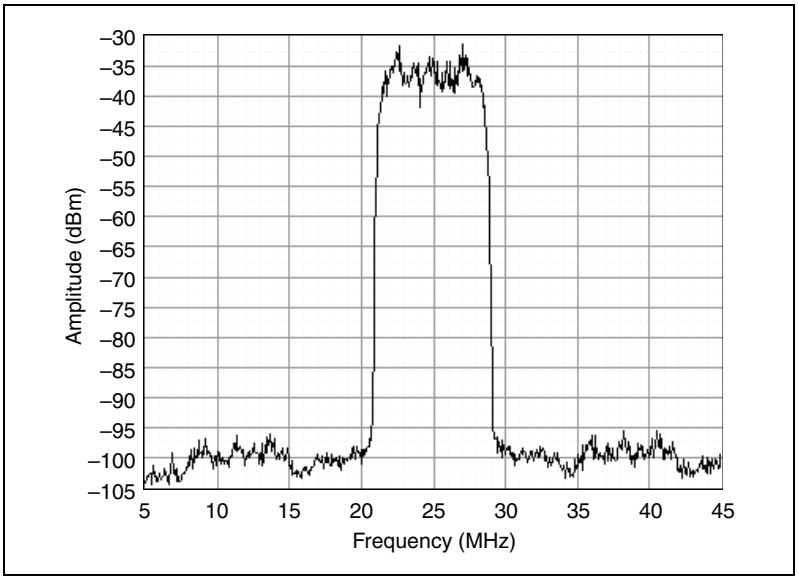

Figure 12. DVB Physical Layer[1, 2]
Internal (High-Resolution) Sample Clocking = 96.88 MHz
Additional Artifacts are due to High-Resolution Clock Spurs.

---

[1] OSP Enabled. Direct Path (4 dBm peak). 25 MHz Carrier. IQ Rate = 6.92 MS/s, 1 sample/symbol. FIR Filter Type = Root-Raised Cosine, Alpha = 0.15. 32 QAM modulation. PN Sequence Order = 15.

[2] For more information about eliminating spurs, refer to the *Note* in the *Sample Clock* section.

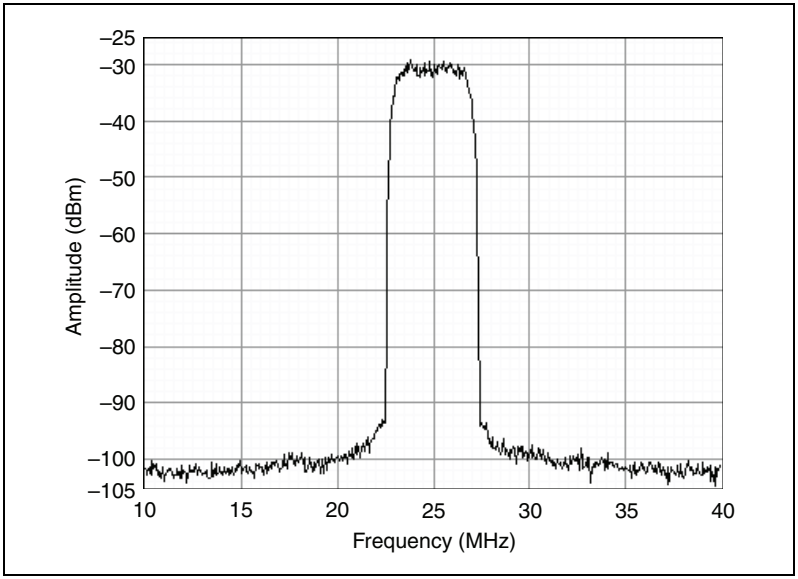

Figure 13. W-CDMA Physical Layer[1]
Internal (High-Resolution) Sample Clocking = 92.16 MHz

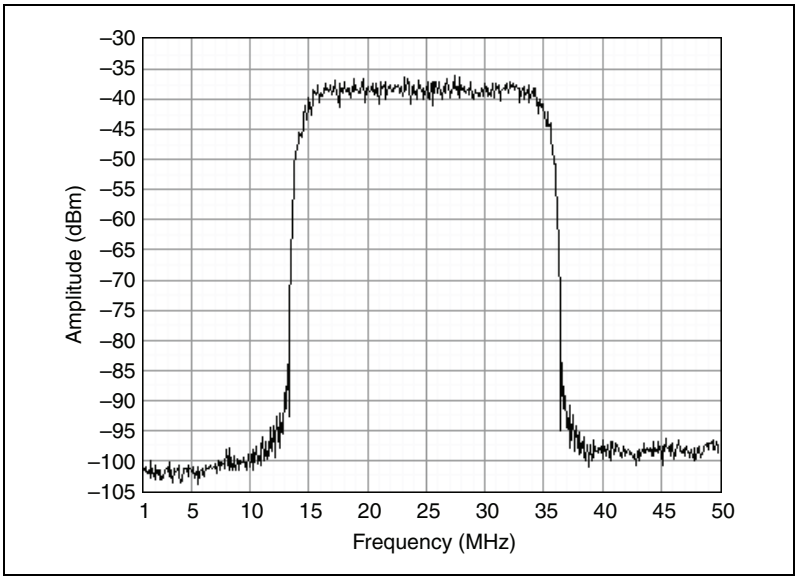

Figure 14. 20 MSymbols/s 64 QAM[2]

[1] OSP Enabled. Direct Path (4 dBm peak). 25 MHz Carrier. IQ Rate = 3.84 MS/s, 1 Sample/Symbol. FIR Filter Type = Root-Raised Cosine, Alpha = 0.22. QPSK modulation. PN Sequence Order = 15.

[2] OSP Enabled. Direct Path (4 dBm peak). 25 MHz Carrier. IQ Rate = 50 MHz. FIR Filter Type = Flat Passband = 0.4. Software 64 QAM modulation. Root-Raised Cosine Alpha = 0.15. PN Sequence Order = 15.

Specification	Value	Comments
Self-Calibration	An onboard, 24-bit ADC and precision voltage reference are used to calibrate the DC gain and offset. The self-calibration is initiated by the user through the software and takes approximately 75 seconds to complete.	—
External Calibration	The external calibration calibrates the VCXO, voltage reference, output impedance, DC gain, and offset. Appropriate constants are stored in nonvolatile memory.	—
Calibration Interval	Specifications valid within 2 years of external calibration.	—
Warm-up Time	15 minutes	—

Power

Specification	Typical	Maximum	Comments
+3.3 VDC	1.67 A	2.0 A	—
+12 VDC	1.9 A	2.2 A	
Total Power	28.3 W	33 W	

Software

Specification	Value	Comments
Driver Software	NI-FGEN is an IVI-compliant driver that allows you to configure, control, and calibrate the NI 5442. NI-FGEN provides application programming interfaces for many development environments.	—
Application Software	NI-FGEN provides programming interfaces for the following application development environments: • LabVIEW • LabWindows™/CVI™ • Measurement Studio • Microsoft Visual C++ .NET • Microsoft Visual C/C++ • Microsoft Visual Basic	—
Interactive Control and Configuration Software	The FGEN Soft Front Panel supports interactive control of the NI 5442. The FGEN Soft Front Panel is included on the NI-FGEN driver CDs. Measurement & Automation Explorer (MAX) provides interactive configuration and test tools for the NI 5442. MAX is also included on the NI-FGEN CDs. You can use the NI 5442 with NI SignalExpress.	—

NI PXIe-5442 Environment

Note To ensure that the NI 5442 cools effectively, follow the guidelines in the *Maintain Forced-Air Cooling Note to Users* included in the NI 5442 kit. The NI 5442 is intended for indoor use only.

Specifications	Value	Comments
Operating Temperature	0 to +55 ºC in all PXI Express chassis produced by NI. Meets IEC 60068-2-1 and IEC 60068-2-2. **Note**: Refer to KnowledgeBase 4AEB2ML1 at `ni.com/support` for more information about maximizing PXIe data transfer rates when operating at ambient temperatures below 10 ºC.	—
Storage Temperature	–25 to +85 ºC. Meets IEC 60068-2-1 and IEC 60068-2-2.	—
Operating Relative Humidity	10 to 90%, noncondensing. Meets IEC 60068-2-56.	—
Storage Relative Humidity	5 to 95%, noncondensing. Meets IEC 60068-2-56.	—
Operating Shock	30 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.	Spectral and jitter specifications could degrade.
Storage Shock	50 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.	—
Operating Vibration	5 to 500 Hz, 0.31 g_{rms}. Meets IEC 60068-2-64.	Spectral and jitter specifications could degrade.
Storage Vibration	5 to 500 Hz, 2.46 g_{rms}. Meets IEC 60068-2-64. Test profile exceeds requirements of MIL-PRF-28800F, Class B.	—
Altitude	2,000 meter maximum (at 25 °C ambient temperature)	—
Pollution Degree	2 (indoor use only)	—

Safety

This product is designed to meet the requirements of the following standards of safety for electrical equipment for measurement, control, and laboratory use:

- IEC 61010-1, EN-61010-1
- UL 61010-1, CSA 61010-1

Note For UL and other safety certifications, refer to the product label or visit `ni.com/certification`, search by model number or product line, and click the appropriate link in the Certification column.

Electromagnetic Compatibility

This product is designed to meet the requirements of the following standards of EMC for electrical equipment for measurement, control, and laboratory use:

- EN 61326 EMC requirements; Minimum Immunity
- EN 55011 Emissions; Group 1, Class A
- CE, C-Tick, ICES, and FCC Part 15 Emissions; Class A

Note For EMC compliance, operate this device according to product documentation.

CE Compliance

This product meets the essential requirements of applicable European Directives, as amended for CE marking, as follows:

- 2006/95/EC; Low-Voltage Directive (safety)
- 2004/108/EEC; Electromagnetic Compatibility Directive (EMC)

Note Refer to the Declaration of Conformity (DoC) for this product for any additional regulatory compliance information. To obtain the DoC for this product, visit `ni.com/certification`, search by model number or product line, and click the appropriate link in the Certification column.

Environmental Management

National Instruments is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial not only to the environment but also to NI customers.

For additional environmental information, refer to the *NI and the Environment* Web page at `ni.com/environment`. This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

Waste Electrical and Electronic Equipment (WEEE)

EU Customers At the end of their life cycle, all products *must* be sent to a WEEE recycling center. For more information about WEEE recycling centers and National Instruments WEEE initiatives, visit `ni.com/environment/weee.htm`.

电子信息产品污染控制管理办法 （中国 RoHS）

中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 `ni.com/environment/rohs_china`。(For information about China RoHS compliance, go to `ni.com/environment/rohs_china`.)

Physical

Specification	Value		Comments
Dimensions	3U, One Slot, PXI Express module 21.6 × 2.0 × 13.0 cm (8.5 × 0.8 × 5.1 in.)		—
Weight	405 g (14.3 oz)		—
Front Panel Connectors			
Label	Function(s)	Connector Type	—
CH 0	Analog output	SMB (jack)	
CLK IN	Sample clock input and PLL reference clock input	SMB (jack)	
PFI 0	Marker output, trigger input, Sample clock output, exported trigger output, and PLL Reference clock output	SMB (jack)	
PFI 1	Marker output, trigger input, Sample clock output, exported trigger output, and PLL Reference clock output	SMB (jack)	
Front Panel LED Indicators			
Label	Function		For more information, refer to the *NI Signal Generators Help*.
ACCESS	The ACCESS LED indicates the status of the PCI bus and the interface from the NI 5442 to the controller.		
ACTIVE	The ACTIVE LED indicates the status of the onboard generation hardware of the NI 5442.		
Included Cable			
	1 (NI part number 763541-01), 50 Ω, BNC Male to SMB Plug, RG223/U, Double Shielded, 1 m cable.		—

Where to Go for Support

The National Instruments Web site is your complete resource for technical support. At `ni.com/support` you have access to everything from troubleshooting and application development self-help resources to email and phone assistance from NI Application Engineers.

A Declaration of Conformity (DoC) is our claim of compliance with the Council of the European Communities using the manufacturer's declaration of conformity. This system affords the user protection for electronic compatibility (EMC) and product safety. You can obtain the DoC for your product by visiting `ni.com/certification`. If your product supports calibration, you can obtain the calibration certificate for your product at `ni.com/calibration`.

National Instruments corporate headquarters is located at 11500 North Mopac Expressway, Austin, Texas, 78759-3504. National Instruments also has offices located around the world to help address your support needs. For telephone support in the United States, create your service request at `ni.com/support` and follow the calling instructions or dial 512 795 8248. For telephone support outside the United States, contact your local branch office:

Australia 1800 300 800, Austria 43 662 457990-0,
Belgium 32 (0) 2 757 0020, Brazil 55 11 3262 3599,
Canada 800 433 3488, China 86 21 5050 9800,
Czech Republic 420 224 235 774, Denmark 45 45 76 26 00,
Finland 358 (0) 9 725 72511, France 01 57 66 24 24,
Germany 49 89 7413130, India 91 80 41190000, Israel 972 3 6393737,
Italy 39 02 41309277, Japan 0120-527196, Korea 82 02 3451 3400,
Lebanon 961 (0) 1 33 28 28, Malaysia 1800 887710,
Mexico 01 800 010 0793, Netherlands 31 (0) 348 433 466,
New Zealand 0800 553 322, Norway 47 (0) 66 90 76 60,
Poland 48 22 3390150, Portugal 351 210 311 210, Russia 7 495 783 6851,
Singapore 1800 226 5886, Slovenia 386 3 425 42 00,
South Africa 27 0 11 805 8197, Spain 34 91 640 0085,
Sweden 46 (0) 8 587 895 00, Switzerland 41 56 2005151,
Taiwan 886 02 2377 2222, Thailand 662 278 6777,
Turkey 90 212 279 3031, United Kingdom 44 (0) 1635 523545

National Instruments, NI, ni.com, and LabVIEW are trademarks of National Instruments Corporation. Refer to the *Terms of Use* section on `ni.com/legal` for more information about National Instruments trademarks. Other product and company names mentioned herein are trademarks or trade names of their respective companies. For patents covering National Instruments products, refer to the appropriate location: **Help»Patents** in your software, the `patents.txt` file on your CD, or `ni.com/patents`.

© 2007 National Instruments Corporation. All rights reserved.

372127B Oct07

NI PXIe-5442 仕様

16 ビット 100 MS/s オンボード信号処理（OSP）機能付き任意波形発生器

特に注記のない限り、各仕様において以下の条件が適用されます。

- アナログフィルタ有効化。
- D/A 変換器（DAC）補間は使用中のサンプルレートの最大許容値に設定。
- 50 Ω で信号を終端。
- ダイレクトパスは 1 V_{pk-pk}、メインパスは 2 V_{pk-pk} に設定。
- サンプルクロックは 100 MS/s に設定。

仕様は標準として記載されない限り、最悪のケースを表します。標準値は、室温（25 ± 3 ℃) で測定される平均単位です。仕様は事前の通知なしに変更されることがあります。最新の NI PXIe-5442 の仕様については、`ni.com/manuals` を参照してください。

NI-FGEN のドライバソフトウェアをインストール後、NI 5442 信号の機能の説明を含む『NI 信号発生器スタートアップガイド』などの、NI PXIe-5442（NI 5442）のドキュメントにアクセスするには、**スタート→すべてのプログラム→ National Instruments → NI-FGEN → ドキュメント**を選択します。

熱面 NI 5442 を長時間使用している場合、安全取り扱い温度を超え、火傷をする可能性があります。シャーシから取り外す前に、NI 5442 を十分に冷却してください。

目次

CH 0 2
サンプルクロック 13
オンボードクロック 16
位相ロックループ（PLL）基準クロック 16
CLK IN 17
PFI 0 および PFI 1 18
開始トリガ 19
マーカ 21

任意波形生成モード 22
関数発生モード 25
オンボード信号処理（OSP） 26
電源 34
ソフトウェア 35
NI PXIe-5442 の環境 36
安全性 37
電磁両立性 37
CE 適合 37
環境管理 38
物理特性 39
サポート情報 40

CH 0
（チャンネル 0 アナログ出力、フロントパネルコネクタ）

仕様	値	コメント
チャンネル数	1	—
コネクタ	SMB（ジャック）	—
出力電圧特性		
出力パス	1. ソフトウェアで選択可能なメインパスは、5.64 mV_{pk-pk} ～ 2.00 V_{pk-pk}（50Ω 負荷）のフルスケール電圧を提供します。NI-FGEN は、メインパス選択時に低ゲイン増幅器を使用します。 2. ソフトウェアで選択可能なダイレクトパスは中間周波数（IF）アプリケーションに対して最適化され、0.707 ～ 1.000 V_{pk-pk} のフルスケール電圧を提供します。	—
DAC 分解能	16 ビット	—

<table>
<tr><th>仕様</th><th colspan="4">値</th><th>コメント</th></tr>
<tr><td colspan="6">振幅とオフセット</td></tr>
<tr><td rowspan="8">振幅範囲</td><td rowspan="2">パス</td><td rowspan="2">負荷</td><td colspan="2">振幅（V_{pk-pk}）</td><td rowspan="8">振幅値は、DAC のフルスケールが利用されていると仮定。最小値よりも小さい振幅を希望する場合は、DAC のフルスケールよりも小さい波形が使用可能。
NI-FGEN は、ユーザ指定の負荷抵抗を補正。</td></tr>
<tr><td>最小値</td><td>最大値</td></tr>
<tr><td rowspan="3">ダイレクトパス</td><td>50 Ω</td><td>0.707</td><td>1.00</td></tr>
<tr><td>1 kΩ</td><td>1.35</td><td>1.91</td></tr>
<tr><td>開回路</td><td>1.41</td><td>2.00</td></tr>
<tr><td rowspan="3">メインパス</td><td>50 Ω</td><td>0.00564</td><td>2.00</td></tr>
<tr><td>1 kΩ</td><td>0.0107</td><td>3.81</td></tr>
<tr><td>開回路</td><td>0.0113</td><td>4.00</td></tr>
<tr><td>振幅分解能</td><td colspan="4">< 振幅範囲の 0.06%　（0.004 dB）</td></tr>
<tr><td>オフセット範囲</td><td colspan="4">振幅範囲の ± 25% のスパン（増分値は振幅範囲の 0.0014% 下回る値）</td><td>ダイレクトパスでは利用不可。</td></tr>
<tr><td colspan="6">最大出力電圧</td></tr>
<tr><td rowspan="7">最大出力電圧</td><td>パス</td><td>負荷</td><td colspan="2">最大出力電圧（V_{pk-pk}）</td><td rowspan="7">NI 5442 の最大出力電圧は、振幅範囲およびオフセット範囲により決定。</td></tr>
<tr><td rowspan="3">ダイレクトパス</td><td>50 Ω</td><td colspan="2">±0.500</td></tr>
<tr><td>1 kΩ</td><td colspan="2">±0.953</td></tr>
<tr><td>開回路</td><td colspan="2">±1.000</td></tr>
<tr><td rowspan="3">メインパス</td><td>50 Ω</td><td colspan="2">±1.000</td></tr>
<tr><td>1 kΩ</td><td colspan="2">±1.905</td></tr>
<tr><td>開回路</td><td colspan="2">±2.000</td></tr>
</table>

仕様	値		コメント
確度			
DC 確度	パス		すべてのパスは振幅およびゲイン誤差に校正されます。また、メインパスもオフセット誤差に校正されます。
	メインパス	ダイレクトパス	
	± 振幅の 0.2% ± オフセットの 0.05% ± 500 μV（セルフキャリブレーション温度の ±10 ℃以内） ± 振幅の 0.4% ± オフセットの 0.05% ± 1mV（0 ～ 55 ℃）	ゲイン確度 : ± 0.2%（セルフキャリブレーション温度の ± 10 ℃以内） ゲイン確度 : ± 0.4%（0 ～ 55 ℃） DC 誤差 : ± 30 mV（0 ～ 55 ℃）	
AC 振幅確度	± 振幅の 1.0% ± 1mV		50 kHz 正弦波。
出力特性			
出力インピーダンス	50 Ω 公称または 75Ω 公称（ソフトウェアで選択可能）。		—
負荷インピーダンス補正	出力振幅は、ユーザ指定の負荷インピーダンスに対して補正されています。		—
出力カプリング	DC		—
出力有効化	ソフトウェアで選択可能。無効な場合、CH 0 出力は、選択された出力インピーダンスに等しい値を持つ 1 W 抵抗器で終端。		—
最大出力過負荷	CH 0 出力は、破損せずに 50Ω、±12 V（ダイレクトパスの場合は ±8 V ）ソースに接続可能。CH 0 が無限に短絡接地されている場合は破損しません。		—
波形加算	CH 0 出力端子は、類似するパス間での波形加算をサポートしています。特に複数の NI 5442 信号発生器の出力は直接接続できます。		—

<table>
<tr><th>仕様</th><th colspan="2">値</th><th>コメント</th></tr>
<tr><td colspan="4">周波数および過度応答</td></tr>
<tr><td>帯域幅</td><td colspan="2">>43 MHz</td><td>−3 dB で測定。</td></tr>
<tr><td>DAC デジタル補間フィルタ</td><td colspan="2">ソフトウェアで選択可能な有限インパルス応答（FIR）フィルタ。使用可能な補間係数は、2、4、または 8。</td><td>OSP 補間については、「オンボード信号処理（OSP）」のセクションを参照してください。</td></tr>
<tr><td>アナログフィルタ</td><td colspan="2">ソフトウェアで選択可能な画像抑制用 7 次楕円フィルタ。</td><td>メインパスでのみ利用可能。</td></tr>
<tr><td rowspan="3">通過帯域フラットネス</td><td colspan="2">パス</td><td rowspan="3">50 kHz を基準とします。</td></tr>
<tr><td>ダイレクトパス</td><td>メインパス</td></tr>
<tr><td>−0.4 ～ +0.6 dB
100 Hz ～ 40 MHz</td><td>−1.0 ～ +0.5 dB
100 Hz ～ 20 MHz</td></tr>
<tr><td colspan="4">パルス応答</td></tr>
<tr><td rowspan="2"></td><td colspan="2">パス</td><td rowspan="4">アナログフィルタおよび DAC 補間フィルタ無効化。</td></tr>
<tr><td>ダイレクトパス</td><td>メインパス</td></tr>
<tr><td>立ち上がり / 立ち下がり時間（10 ～ 90%）</td><td><5 ns</td><td><8 ns</td></tr>
<tr><td>収差</td><td><12%</td><td><5%</td></tr>
</table>

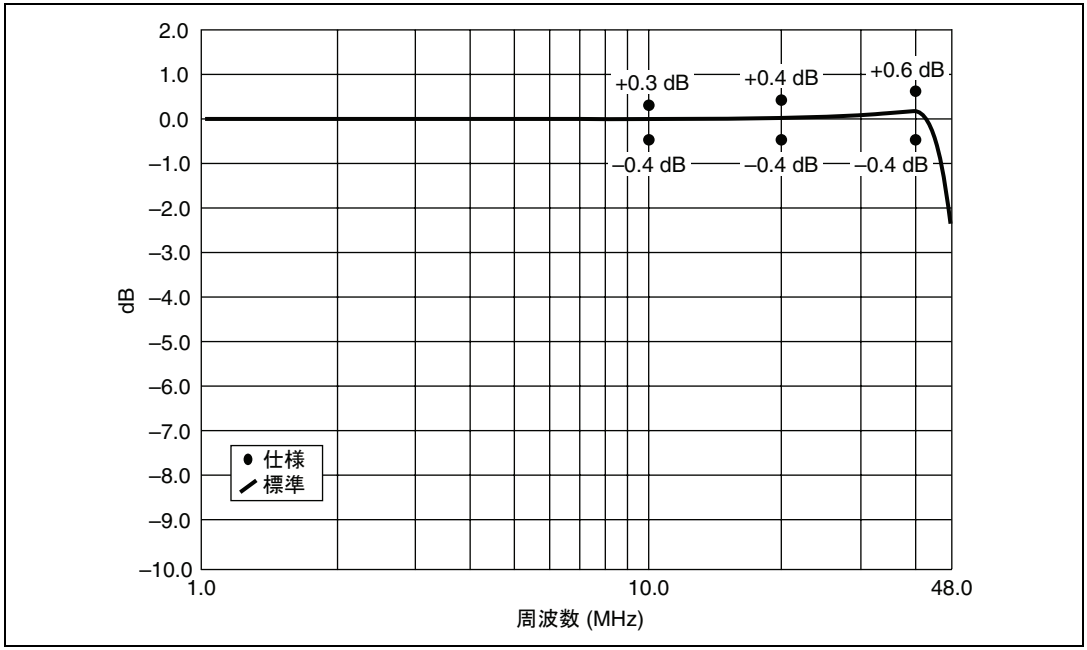

図 1　正規化された通過帯域フラットネス、ダイレクトパス

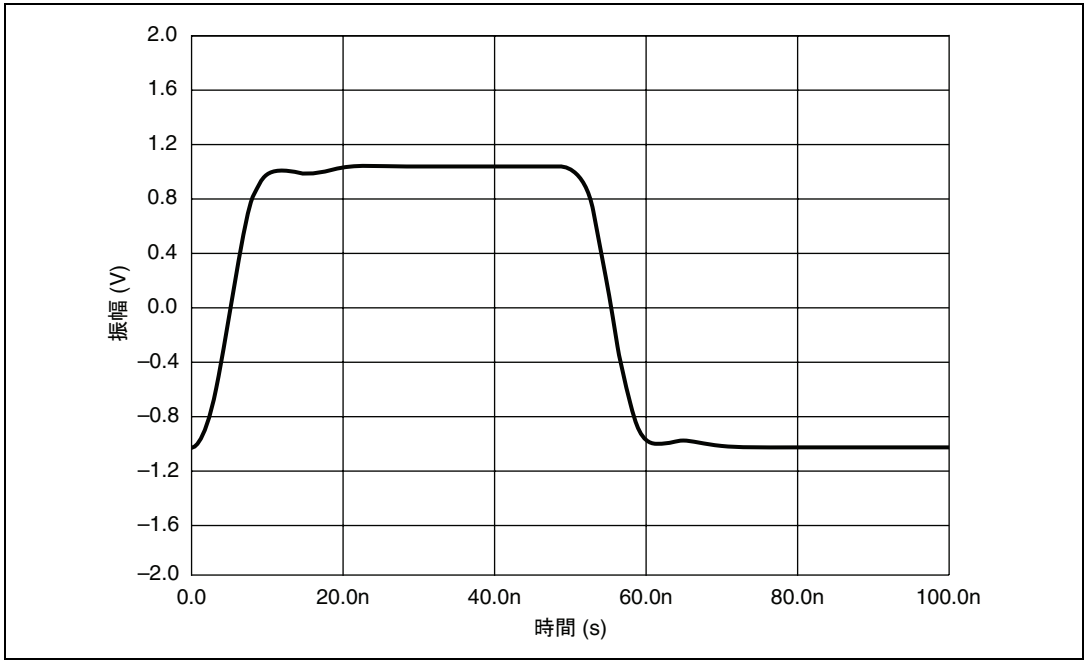

図 2　パルス応答、メインパス（50Ω 負荷）

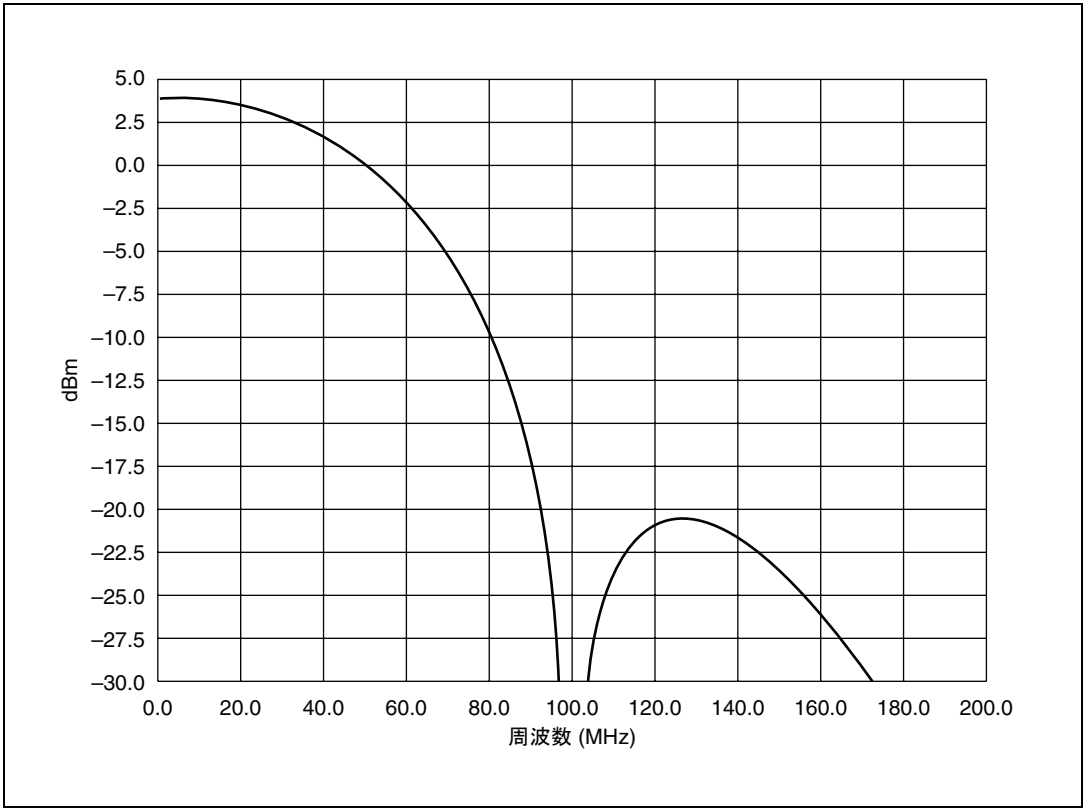

図 3　ダイレクトパスの理論上の周波数応答、100 MS/s、1x DAC 補間

メモ　50 MHz 以上の場合、周波数応答は画像応答となります。

仕様	値		コメント
推奨する一般的な関数の最大周波数			
関数	パス		ランプ波、三角波ではアナログフィルタおよび DAC 補間フィルタを無効化。 * ダイレクトパスは周波数領域に対して最適化されています。
	ダイレクトパス	メインパス	
正弦波	43 MHz	43 MHz	
方形波	推奨しない *	25 MHz	
ランプ波	推奨しない *	5 MHz	
三角波	推奨しない *	5 MHz	
スペクトル特性			
高調波ありスプリアスフリーダイナミックレンジ (SFDR) [1]	パス		振幅 −1 dBFS。DC ～ 50 MHz まで測定。低振幅の高調波あり SFDR は、−148 dBm/Hz ノイズフロアによって制限されます。すべての値は標準で、エイリアスされた高調波が含まれます。
	ダイレクトパス	メインパス	
1 MHz	76 dB	71 dB	
10 MHz	68 dB	64 dB	
20 MHz	60 dB	57 dB	
30 MHz	73 dB	73 dB	
40 MHz	76 dB	73 dB	
43 MHz	78 dB	75 dB	

[1] ダイナミックレンジは搬送波レベルと最大スプリアスの差として定義されます。

仕様	値		コメント
スペクトル特性（続き）			
高調波なし SFDR	パス		振幅 −1 dBFS。DC ～ 50 MHz まで測定。低振幅の高調波なし SFDR は、−148 dBm/Hz ノイズフロアによって制限されます。すべての値は標準で、エイリアスされた高調波が含まれます。
	ダイレクトパス	メインパス	
1 MHz	87 dB	90 dB	
10 MHz	86 dB	88 dB	
20 MHz	79 dB	88 dB	
30 MHz	72 dB	72 dB	
40 MHz	75 dB	72 dB	
43 MHz	77 dB	74 dB	
0 ～ 40 ℃ 全高調波歪み (THD)	パス		振幅 −1 dBFS。第 2 高調波から第 6 高調波を含みます。
	ダイレクトパス	メインパス	
20 kHz	−77 dBc（標準）	−77 dBc（標準）	
1 MHz	−75 dBc（標準）	−70 dBc（標準）	
5 MHz	−68 dBc	−68 dBc	
10 MHz	−65 dBc	−61 dBc	
20 MHz	−55 dBc	−53 dBc	
30 MHz	−50 dBc	−48 dBc	
40 MHz	−48 dBc	−46 dBc	
43 MHz	−47 dBc	−45 dBc	

仕様	値		コメント
スペクトル特性（続き）			
0 ～ 55 ℃ THD	パス		振幅 −1 dBFS。第 2 高調波から第 6 高調波を含みます。
	ダイレクトパス	メインパス	
20 kHz	−76 dBc（標準）	−76 dBc（標準）	
1 MHz	−74 dBc（標準）	−69 dBc（標準）	
5 MHz	−67 dBc	−67 dBc	
10 MHz	−63 dBc	−60 dBc	
20 MHz	−54 dBc	−52 dBc	
30 MHz	−48 dBc	−46 dBc	
40 MHz	−46 dBc	−41 dBc	
43 MHz	−45 dBc	−41 dBc	

平均ノイズ密度	パス	振幅レンジ		平均ノイズ密度			低振幅の平均ノイズ密度は、−148 dBm/Hz ノイズフロアによって制限されます。
		$V_{pk\text{-}pk}$	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	ダイレクトパス	1	4.0	18	−142	−146.0	
	メインパス	0.06	−20.4	9	−148	−127.6	
	メインパス	0.1	−16.0	9	−148	−132.0	
	メインパス	0.4	−4.0	13	−145	−141.0	
	メインパス	1	4.0	18	−142	−146.0	
	メインパス	2	10.0	35	−136	−146.0	

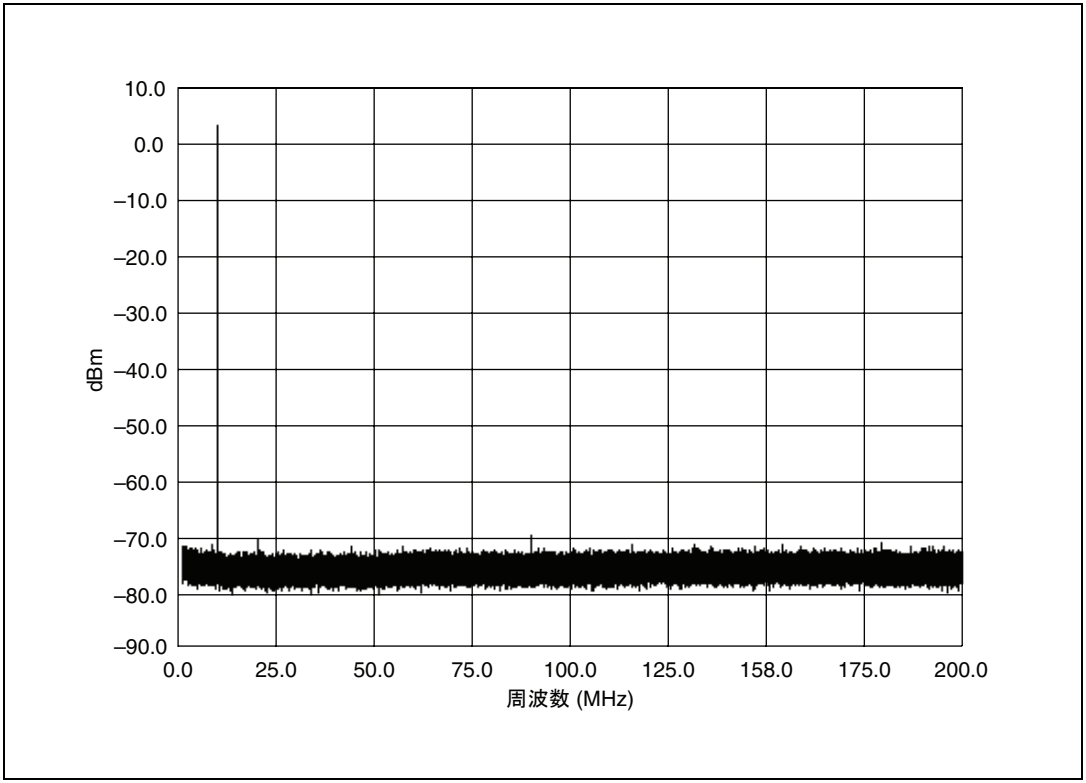

図 4　10 MHz シングルトーンスペクトル、ダイレクトパス、100 MS/s、4x DAC 補間

メモ　図 4 のノイズフロアは、測定デバイスによって制限されます。「平均ノイズ密度」仕様を参照してください。

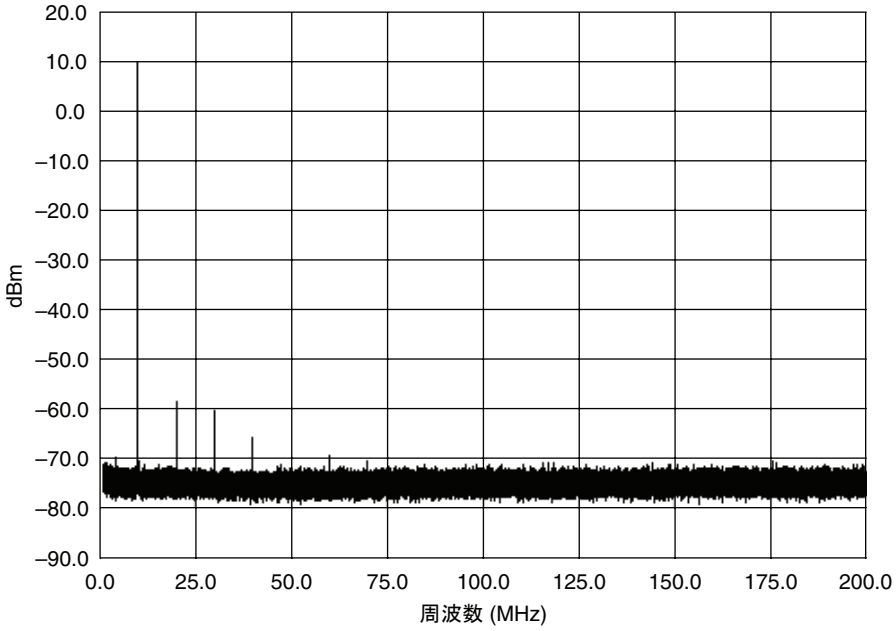

図 5　10 MHz シングルトーンスペクトル、メインパス、100 MS/s、4x DAC 補間

メモ　図 5 のノイズフロアは、測定デバイスによって制限されます。「平均ノイズ密度」仕様を参照してください。

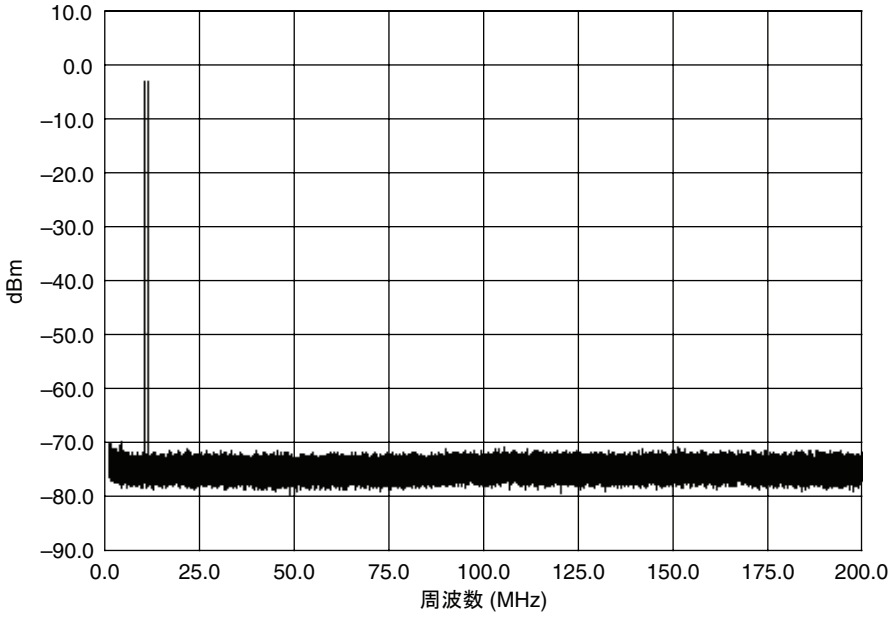

図 6　ダイレクトパス、2 トーンスペクトル（標準）

メモ　図 6 のノイズフロアは、測定デバイスによって制限されます。「平均ノイズ密度」仕様を参照してください。

サンプルクロック

仕様	値	コメント
ソース	1. 内部、*N*で除算（*N*≥ 1） 2. 内部、DDS ベース、高分解能 3. 外部、CLK IN（SMB フロントパネルコネクタ） 4. 外部、PXI スタートリガ（バックプレーンコネクタ） 5. 外部、PXI_Trig<0..7>（バックプレーンコネクタ）	内部クロックソースの詳細については、「オンボードクロック」のセクションを参照してください。

<table>
<tr><th>仕様</th><th colspan="3">値</th><th>コメント</th></tr>
<tr><td colspan="5">サンプルレートレンジと分解能</td></tr>
<tr><td>サンプルクロックソース</td><td>サンプルレートレンジ</td><td colspan="2">サンプルレートの分解能</td><td rowspan="6">—</td></tr>
<tr><td>Nで除算</td><td>23.84 S/s ～ 100 MS/s</td><td colspan="2">（100 MS/s）/ N
（1≤ N≤ 4,194,304）
に設定可能</td></tr>
<tr><td>高分解能</td><td>10 S/s ～ 100 MS/s</td><td colspan="2">1.06 µHz</td></tr>
<tr><td>CLK IN</td><td>200 kS/s ～ 105 MS/s</td><td colspan="2" rowspan="3">外部クロックソースにより分解能を決定。
外部サンプルクロックのデューティーサイクルの許容値 45 ～ 55%。</td></tr>
<tr><td>PXI スタートリガ</td><td>10 S/s ～ 105 MS/s</td></tr>
<tr><td>PXI_Trig<0..7></td><td>10 S/s ～ 20 MS/s</td></tr>
<tr><td colspan="5">DAC 効果的なサンプルレート</td></tr>
<tr><td rowspan="5"></td><td>サンプルレート</td><td>DAC 補間係数</td><td>効果的なサンプルレート</td><td rowspan="5">DAC 効果的なサンプルレート = （DAC 補間係数）× （サンプルレート）
OSP 補間については、「オンボード信号処理（OSP）」のセクションを参照してください。</td></tr>
<tr><td>10 S/s ～ 105 MS/s</td><td>1（OFF）</td><td>10 S/s ～ 105 MS/s</td></tr>
<tr><td>12.5 ～ 105 MS/s</td><td>2</td><td>25 ～ 210 MS/s</td></tr>
<tr><td>10 ～ 100 MS/s</td><td>4</td><td>40 ～ 400 MS/s</td></tr>
<tr><td>10 ～ 50 MS/s</td><td>8</td><td>80 ～ 400 MS/s</td></tr>
<tr><td colspan="5">サンプルクロック遅延範囲と分解能</td></tr>
<tr><td>サンプルクロックソース</td><td>遅延調整範囲</td><td colspan="2">遅延調整分解能</td><td rowspan="4">—</td></tr>
<tr><td>Nで除算</td><td>± 1 サンプルクロック周期</td><td colspan="2"><10 ps</td></tr>
<tr><td>高分解能</td><td>± 1 サンプルクロック周期</td><td colspan="2">サンプルクロック周期 / 16,384</td></tr>
<tr><td>外部（すべて）</td><td>0 ns ～ 7.6 ns</td><td colspan="2"><15 ps</td></tr>
</table>

仕様	値				コメント
システム位相ノイズおよびジッタ（10 MHz 搬送波）					
サンプルクロックソース	システム位相ノイズ密度（dBc/Hz）オフセット			システム出力ジッタ（100 Hz ～ 100 kHz を統合）	2x DAC オーバーサンプリングに指定。
	100 Hz	1 kHz	10 kHz		
*N*で除算	−110	−131	−137	<1.0 ps rms	
高分解能 [1]	−114	−126	−126	<4.0 ps rms	
CLK IN	−113	−132	−135	<1.1 ps rms	
PXI スタートリガ [2]	−115	−118	−130	<3.0 ps rms	
外部サンプルクロック入力のジッタ許容値	サイクル間ジッタ ± 300 ps 周期ジッタ ± 1 ns				—
[1] サンプルレートが低くなると、高分解能仕様が向上。 [2] PXI スタートリガ仕様は、サンプルクロックソースが PXI_CLK10 にロックされている場合に有効。					
エクスポートしたサンプルクロックの出力先の特性					
エクスポートしたサンプルクロックの出力先	特性				エクスポートしたサンプルクロックは、整数 *K*（1 ≤ *K* ≤ 4,194,304）で除算可能。 —
	最大周波数	ジッタ（標準）	デューティーサイクル		
PFI <0..1>（SMB フロントパネルコネクタ）	105 MHz	PFI 0: 6 ps rms PFI 1: 12 ps rms	25 ～ 65%		
PXI_Trig<0..6>（バックプレーンコネクタ）	20 MHz	—	—		

メモ サンプルクロックの純度が NI PXIe-5442 の性能に大きな影響を与える可能性があります。サンプルクロックの大量のジッタまたは位相ノイズにより、信号発生器のスペクトルで、純粋なサンプルクロック使用時には存在しないスプリアスが発生する場合があります。たとえば、「クロックモード」プロパティを設定する場合、または「`NIFGEN_ATTR_CLOCK_MODE`」属性が自動に設定されている場合、NI-FGEN は通常、特定の IQ レートを達成するために高分解能のクロッキングを選択します。高分解能のクロッキングは、*N*で除算のクロッキングよりも多くのジッタを含み、信号発生器の出力スペクトルで余分なスプリアスを発生させる場合があります（この現象例については、図 9 ～ 12 を参照してくださ

い)。ソフトウェアのリサンプリングを使用せずに余分なスプリアスを除去するには、純粋な外部クロックを使用することができます。低ジッタで <1Hz 周波数分解能の NI PXI-5650/5651/5652 周波数発生器は、優れた選択肢です。

オンボードクロック

(内部 VCXO)

仕様	値	コメント
クロックソース	内部サンプルクロックは、位相ロックループを使用して基準クロックにロックするか、オンボード電圧制御水晶発振器(VCXO)から取得することが可能。	—
周波数確度	±25 ppm	—

位相ロックループ(PLL)基準クロック

仕様	値	コメント
ソース	1. PXI_CLK10(バックプレーンコネクタ) 2. CLK IN(SMB フロントパネルコネクタ)	PLL 基準クロックは、PLL の基準周波数を提供。
周波数確度	PLL を使用する場合、NI 5442 の周波数確度は、PLL 基準クロックソースの周波数確度のみに基づきます。	—
ロック時間	標準 : 70 ms 最大 : 200 ms	—
周波数レンジ	5 MHz ～ 20 MHz(1 MHz 刻み)。10 MHz のデフォルト。 PLL 基準クロック周波数は ± 50 ppm の確度である必要があります。	—
デューティーサイクルレンジ	40 ～ 60%	—
エクスポートした PLL 基準クロックの出力先	1. PFI <0..1>(SMB フロントパネルコネクタ) 2. PXI_Trig<0..6>(バックプレーンコネクタ)	—

CLK IN
（サンプルクロックおよび基準クロック入力、フロントパネルコネクタ）

仕様	値	コメント
コネクタ	SMB（ジャック）	—
方向	入力	—
出力先	1. サンプルクロック 2. PLL 基準クロック	—
周波数レンジ	1 MHz ～ 105 MHz （サンプルクロックの出力先および正弦波） 200 kHz ～ 105 MHz （サンプルクロックの出力先および方形波） 5 MHz ～ 20 MHz（PLL 基準クロックの出力先）	—
入力電圧レンジ	正弦波 : 0.65 ～ 2.8 V_{pk-pk}（50Ω 負荷） （0 dBm ～ +13 dBm） 方形波 : 0.2 ～ 2.8 V_{pk-pk}（50Ω 負荷）	—
最大入力過負荷	± 10 V	—
入力インピーダンス	50 Ω	—
入力カプリング	AC	—

PFI 0 および PFI 1
（PFI（プログラム可能関数インタフェース）、フロントパネルコネクタ）

仕様	値	コメント
コネクタ	2 SMB（ジャック）	—
方向	双方向	—
周波数レンジ	DC ～ 105 MHz	—
入力の場合（トリガ）		
出力先	開始トリガ、スクリプトトリガ	—
最大入力過負荷	−2 ～ +7 V	—
V_{IH}	2.0 V	—
V_{IL}	0.8 V	—
入力インピーダンス	1 kΩ	—
出力の場合（イベント）		
ソース	1. サンプルクロックは、整数 *K*（1 ≤ *K* ≤ 4,194,304）で除算可能。 2. サンプルクロックタイムベース（100 MHz）は、整数 *M*（2 ≤ *M* ≤ 4,194,304）で除算可能。 3. PLL 基準クロック 4. マーカイベント 5. データマーカイベント 6. エクスポートした開始トリガ 7. エクスポートしたスクリプトトリガ 8. 開始準備完了イベント 9. 開始したイベント 10. 完了イベント	—
出力インピーダンス	50 Ω	—
最大出力過負荷	−2 ～ +7 V	—

仕様	値	コメント
V_{OH}	最小 : 2.9 V（開回路）、1.4 V（50 Ω 負荷）	出力ドライバは +3.3 V TTL と互換性あり。
V_{OL}	最大 : 0.2 V（開回路）、0.2 V（50 Ω 負荷）	
立ち上がり / 立ち下がり時間	≤2.0 ns	10 pF の負荷。

開始トリガ

仕様	値	コメント
ソース	1. PFI <0..1>（SMB フロントパネルコネクタ） 2. PXI_Trig<0..7>（バックプレーンコネクタ） 3. ソフトウェア 4. 即時（トリガ待ちはなし）。	ソフトウェアトリガは NI-FGEN プログラミング呼び出しで構成可能。 「即時」は開始トリガソースのデフォルト値。
モード	1. 単数 2. 連続 3. ステップ 4. バースト	—
エッジ検出	立ち上がり	—
最小パルス幅	25 ns	**NI 信号発生器ヘルプ→デバイス → NI 5442 →トリガ→トリガタイミング**の t_{s1} を参照してください。

仕様	値		コメント
OSP が無効の場合、開始トリガから CH 0 アナログ出力の遅延	DAC 補間係数	標準遅延	**NI 信号発生器ヘルプ→デバイス→ NI 5442 → トリガ→トリガタイミング**の t_{s2} を参照してください。
	デジタル補間フィルタ無効化。	46 サンプルクロック周期 + 110 ns	
	2	60 サンプルクロック周期 + 110 ns	
	4	66 サンプルクロック周期 + 110 ns	
	8	67 サンプルクロック周期 + 110 ns	
関数発生器モードの追加遅延	37 サンプルクロック周期を追加 （開始トリガから CH 0 アナログ出力の遅延に適用。）		—
OSP が有効な場合の追加遅延	（29 ～ 120 サンプルクロック周期）+ （0 ～ 40 IQ クロック周期） （開始トリガから CH 0 アナログ出力の遅延に適用。）		OSP 構成によって異なります。
トリガのエクスポート			
エクスポートしたトリガの出力先	トリガとして使用される信号は、「マーカ」セクションの「出力先」仕様に記載されるすべての出力先に経路設定可能。		—
エクスポートしたトリガ遅延	65 ns（標準）		**NI 信号発生器ヘルプ→デバイス→ NI 5442 → トリガ→トリガタイミング**の t_{s3} を参照してください。
エクスポートしたトリガパルス幅	>150 ns		**NI 信号発生器ヘルプ→デバイス→ NI 5442 → トリガ→トリガタイミング**の t_{s4} を参照してください。

マーカ

仕様	値		コメント
出力先	1. PFI <0..1>（SMB フロントパネルコネクタ） 2. PXI_Trig<0..6>（バックプレーンコネクタ）		—
数量	1 マーカ / セグメント。		—
量子	マーカ位置は 1 サンプルの整数倍で配置される必要があります。		—
幅	>150 ns		**NI 信号発生器ヘルプ→デバイス→ NI 5442 → 波形生成→マーカイベント**の t_{m2} を参照してください。
スキュー	出力先	アナログ出力の場合	**NI 信号発生器ヘルプ→デバイス→ NI 5442 → 波形生成→マーカイベント**の t_{m1} を参照してください。
	PFI <0..1>	± 2 サンプルクロック周期	
	PXI_Trig<0..6>	± 2 サンプルクロック周期	
ジッタ	20 ps rms		—

任意波形生成モード

<table>
<tr><th>仕様</th><th colspan="4">値</th><th>コメント</th></tr>
<tr><td>メモリ使用</td><td colspan="4">NI 5442 は、波形と命令がオンボードメモリを共有する SMC（Synchronization and Memory Core）テクノロジを使用しています。シーケンスリストのセグメント数、メモリ内の最大波形数、および波形ストレージで使用できるサンプル数などのパラメータは、柔軟性があり、ユーザ定義です。</td><td>詳細については、**NI 信号発生器ヘルプ→プログラミング→ NI-TClk 同期ヘルプ**を参照してください。</td></tr>
<tr><td>オンボードメモリサイズ</td><td colspan="2">32 MB オプション : 33,554,432 バイト</td><td colspan="2">256 MB オプション : 268,435,456 バイト</td><td>512 MB オプション : 536,870,912 バイト</td><td>—</td></tr>
<tr><td rowspan="2">使用可能な出力モード</td><td colspan="2">任意波形</td><td colspan="3">任意シーケンス</td><td rowspan="2">—</td></tr>
<tr><td colspan="2">単一波形がオンボードメモリに格納される波形のセットから選択され、生成されます。</td><td colspan="3">シーケンスによって NI 5442 が波形のセットを特定の順序で生成します。シーケンスの要素は、セグメントとしても示されます。各セグメントは、一連の命令に関連付けられます。命令は、メモリ内の波形から選択される波形、生成される波形のループ（反復）の数、そしてマーカ出力信号が送信される波形のサンプルを認識します。</td></tr>
<tr><td rowspan="8">生成最小波形サイズ（サンプル）</td><td>トリガモード</td><td colspan="2">任意波形モード</td><td colspan="2">任意シーケンスモード</td><td rowspan="8">最小波形サイズは、任意シーケンスモードでサンプルレートに依存。
複素数（IQ）データの場合は、最小波形サイズは半分になります。</td></tr>
<tr><td>単数</td><td colspan="2">16</td><td colspan="2">16</td></tr>
<tr><td rowspan="2">連続</td><td colspan="2" rowspan="2">16</td><td colspan="2">96 時 >50 MS/s</td></tr>
<tr><td colspan="2">32 時 ≤50 MS/s</td></tr>
<tr><td rowspan="2">ステップ</td><td colspan="2" rowspan="2">32</td><td colspan="2">96 時 >50 MS/s</td></tr>
<tr><td colspan="2">32 時 ≤50 MS/s</td></tr>
<tr><td rowspan="2">バースト</td><td colspan="2" rowspan="2">16</td><td colspan="2">512 時 >50 MS/s</td></tr>
<tr><td colspan="2">256 時 ≤50 MS/s</td></tr>
</table>

仕様	値			コメント
ループカウント	1 ～ 16,777,215 バーストトリガ時は無制限			—
量子	波形サイズは、1 サンプル（実数または複素数（IQ）データ）の整数倍である必要があります。			—
メモリ制限（サンプル数）				
	32 MB オプション	256 MB オプション	512 MB オプション	特別な記載がない限りすべてのトリガモード。 複素数（IQ）データの場合は、最大波形メモリは半分になります。
任意波形モード、最大波形メモリ	16,777,088	134,217,600	268,435,328	
任意シーケンスモード、最大波形メモリ	16,777,008	134,217,520	268,435,200	条件 : シーケンス内に 1 または 2 つのセグメントがある場合。 複素数（IQ）データの場合は、最大波形メモリは半分になります。
任意シーケンスモード、最大波形	262,000 バーストトリガ : 32,000	2,097,000 バーストトリガ : 262,000	4,194,000 バーストトリガ : 524,000	条件 : シーケンス内に 1 または 2 つのセグメントがある場合。
任意シーケンスモード、シーケンス内の最大セグメント	418,000 バーストトリガ : 262,000	3,354,000 バーストトリガ : 2,090,000	6,708,000 バーストトリガ : 4,180,000	条件 : 波形メモリが <4,000 の場合。（複素数（IQ）データの場合は <2,000。）

仕様	値			コメント
波形再生時間				
	32 MB	256 MB	512 MB	
最大再生時間、サンプルレート = 100 MS/s、OSP 無効	0.16 秒	1.34 秒	2.68 秒	単一トリガモード。 連続、ステップ、またはバーストトリガモードを使用して、再生時間を大幅に延長することが可能。 複素数（IQ）モードでは、再生時間は半分になります。
最大再生時間、IQ レート = 1 MS/s、実数モード、OSP 有効	16 秒	2 分 14 秒	4 分 28 秒	
最大再生時間、IQ レート = 100 kS/s、実数モード、OSP 有効	2 分 47 秒	22 分 22 秒	44 分 43 秒	

関数発生モード

仕様	値		コメント
標準波形および最大周波数	波形	最大周波数	すべての波形の最小周波数は 0 Hz。
	正弦波	43 MHz	
	方形波	25 MHz	
	三角波	5 MHz	
	ランプアップ	5 MHz	
	ランプダウン	5 MHz	
	DC	—	
	ノイズ（疑似ランダム）	5 MHz	
	ユーザ定義	43 MHz	
メモリ制限（サンプル数)	1/4 波形がすべて対称の波形の場合は 131,072（例 : 正弦波） 1/4 波形がすべて非対称の波形の場合は 32,768（例 : ランプ波）		16 ビットサンプル。ユーザ定義の波形は必ず 32,768 サンプルである必要があります。
周波数分解能	355 nHz		—
位相分解能	0.0055°		—

オンボード信号処理（OSP）

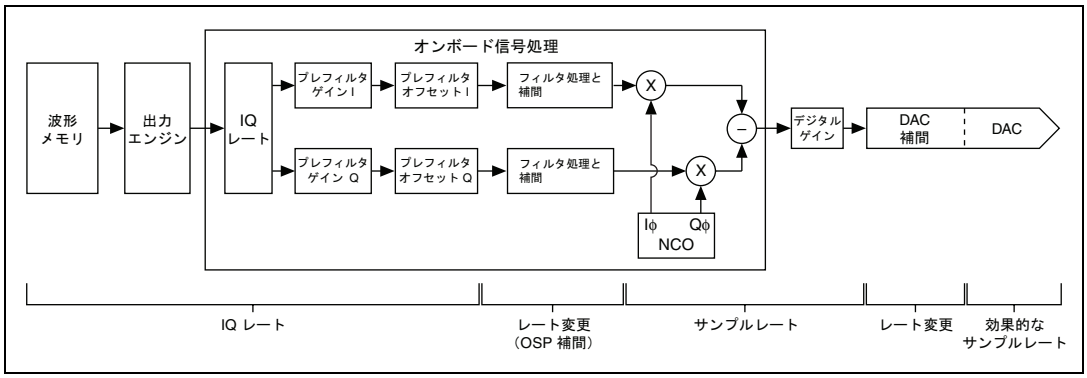

図 7　オンボード信号処理ブロック図

仕様	値		コメント
IQ レート			
OSP 補間 レンジ	1、2、4、6、8、10 12 ～ 4,096（4 の倍数） 4,096 ～ 8,192（8 の倍数） 8,192 ～ 16,384（16 の倍数）		NI PXIe-5442 補間の合計 = OSP 補間 × DAC 補間
IQ レート	サンプルレート /OSP 補間（サンプルレートを下げるまたはソフトウェア補間を行うことで、IQ レートを下げることが可能。）		例 : サンプルレートが 100 MS/s の場合の IQ レートレンジ = 6.1 kS/s ～ 100 MS/s
帯域幅	実領域での平坦帯域幅	複素領域での平坦帯域幅	例 : 複素領域での IQ レートが 50 MS/s の場合、複素領域における帯域幅は 40 MHz です。
	0.4 × IQ レート	0.8 × IQ レート	
データ処理モード	1. 実数（I パスのみ） 2. 複素数（IQ）		—

仕様	値	コメント
プレフィルタゲインおよびオフセット		
プレフィルタゲインおよびオフセット分解能	18 ビット	—
プレフィルタゲインレンジ	−2.0 ～ +2.0（| 値 | < 1 ユーザデータを減衰）	単位なし
プレフィルタオフセットレンジ	−1.0 ～ +1.0	プレフィルタゲインの後に適用。
出力	出力 = （ユーザデータ × プレフィルタゲイン）+ プレフィルタオフセット （−1 ≤ 出力 ≤ +1）	プレフィルタ出力

仕様	値			コメント
有限インパルス応答（FIR）フィルタタイプ				
タイプ	パラメータ	最小	最大	
フラット	通過帯域	0.4	0.4	ローパスフィルタが IQ レート × 通過帯域までリプルを最小化。
二乗余弦	α	0.1	0.4	これらのフィルタは、OSP 補間係数が 12 以上の場合のみに使用可能。
平方根二乗余弦	α	0.1	0.4	
数値制御発振器（NCO）				
周波数レンジ	1 mHz（0.43 × サンプルレート）			—
周波数分解能	サンプルレート / 2^{48}			例 : 355 nHz（100 MS/s のサンプルレート）
I および Q 位相分解能	0.0055°			—
位相量子化	17 ビット			ルックアップテーブルのアドレス幅
調整速度	1 ms			—

仕様	値		コメント
IF 変調性能（標準）			
変調構成	測定タイプ	値	―
GSM 物理層 [1]	MER（変調誤差比）	56 dB	ダイレクトパス（4 dBm ピーク）、25 MHz 搬送波
	EVM（エラーベクタマグニチュード）	<0.2% rms	
W-CDMA 物理層 [2]	MER	48 dB	
	EVM	<0.4% rms	
DVB 物理層 [3]	MER	44 dB	
	EVM	<0.5% rms	
20 MSymbols/s 64 QAM[4]	MER	39 dB	
	EVM	<0.8% rms	
26.09 MSymbols/s 64 QAM[5]	MER	36 dB	
	EVM	<1.0% rms	
34.78 MSymbols/s 64 QAM[6]	MER	32 dB	
	EVM	<1.6% rms	

[1] OSP 有効化。IQ レート = 1.083 MS/s、4 サンプル / シンボル。FIR フィルタタイプ = フラット、通過帯域 = 0.4、プレフィルタゲイン = 0.4。MSK 変調。ソフトウェアパルス成形および位相蓄積、270.833 kS/s、ガウス、BT = 0.3。PN シーケンス順位 = 11。

[2] OSP 有効化。IQ レート = 3.84 MS/s、1 サンプル / シンボル。FIR フィルタタイプ = 平方根二乗余弦、 α = 0.22、プレフィルタゲイン = 0.35。QPSK 変調。PN シーケンス順位 = 12。

[3] OSP 有効化。IQ レート = 6.92 MS/s、1 サンプル / シンボル。FIR フィルタタイプ = 平方根二乗余弦、 α = 0.15、プレフィルタゲイン = 0.4。32 QAM 変調。PN シーケンス順位 = 12。

[4] OSP 有効化。IQ レート = 50 MS/s。FIR フィルタタイプ = フラット、通過帯域 = 0.4、プレフィルタゲイン = 0.6。64 QAM 変調。ソフトウェアパルス成形およびリサンプリング、平方根二乗余弦、 α = 0.15。PN シーケンス順位 = 15。

[5] OSP 有効化。IQ レート = 50 MS/s。FIR フィルタタイプ = フラット、通過帯域 = 0.4、プレフィルタゲイン = 0.6。64 QAM 変調。ソフトウェアパルス成形およびリサンプリング、平方根二乗余弦、 α = 0.15。PN シーケンス順位 = 15。

[6] OSP 有効化。IQ レート = 50 MS/s。FIR フィルタタイプ = フラット、通過帯域 = 0.4、プレフィルタゲイン = 0.6。64 QAM 変調。ソフトウェアパルス成形およびリサンプリング、平方根二乗余弦、 α = 0.15。PN シーケンス順位 = 15。

仕様	値	コメント
デジタル特性		
最大 NCO スプリアス	<–90 dBc	フルスケール出力
補間フラットフィルタ通過帯域リプル	<0.1 dB	0 ～（0.4 × IQ レート）の通過帯域
補間フラットフィルタ帯域外減衰量	>80 dB	（0.6 × IQ レート）からの阻止帯域減衰量

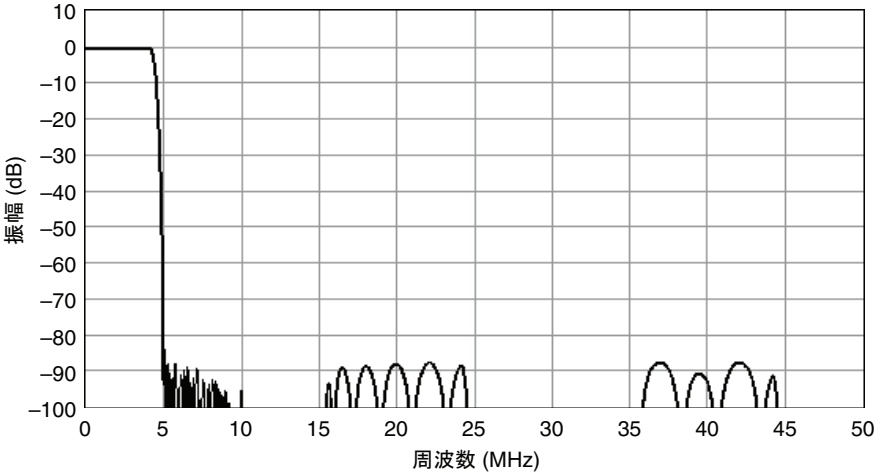

図 8　補間フィルタ周波数応答（実数モード）IQ レート = 10 MS/s

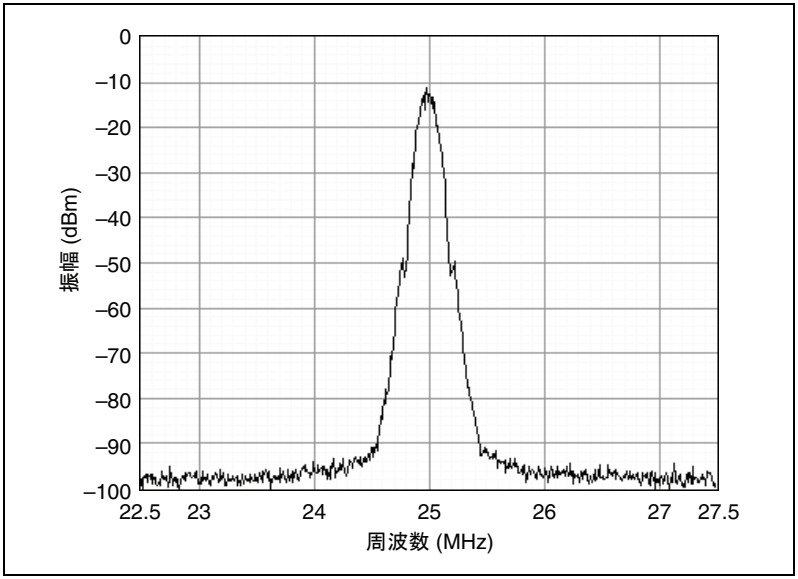

図 9　GSM 物理層[1, 2]
外部サンプルクロック = 99.665 MHz

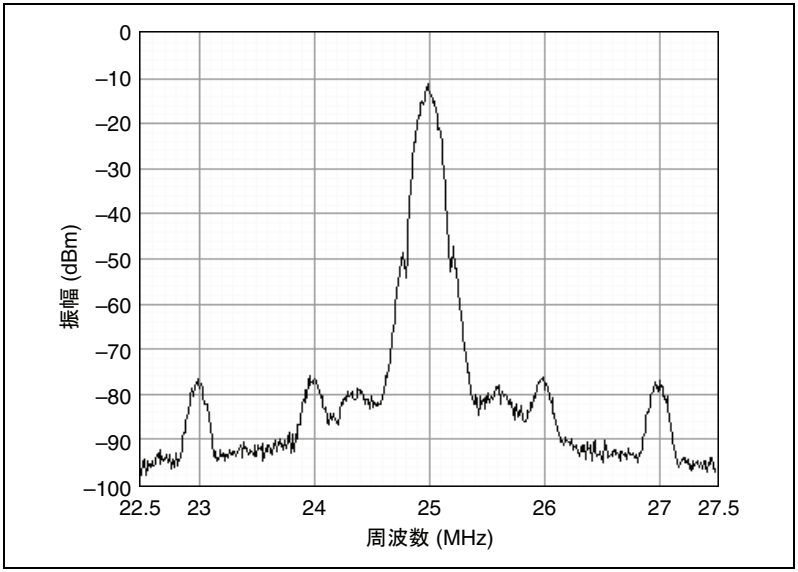

図 10　GSM 物理層[1, 2]
内部（高分解能）サンプルクロック = 99.665 MHz
図の中のアーチファクトは、高分解能クロックのスプリアスが原因。

---

[1] OSP 有効化。ダイレクトパス（4 dBm ピーク）。25 MHz 搬送波。IQ レート = 1.083 MS/s、4 サンプル / シンボル。FIR フィルタタイプ = フラット、通過帯域 = 0.4。ソフトウェア MSK 変調 : 270.833 kS/s、ガウス、BT = 0.3。PN シーケンス順位 = 14。

[2] スプリアス除去の詳細については、「サンプルクロック」セクションの「メモ」を参照してください。

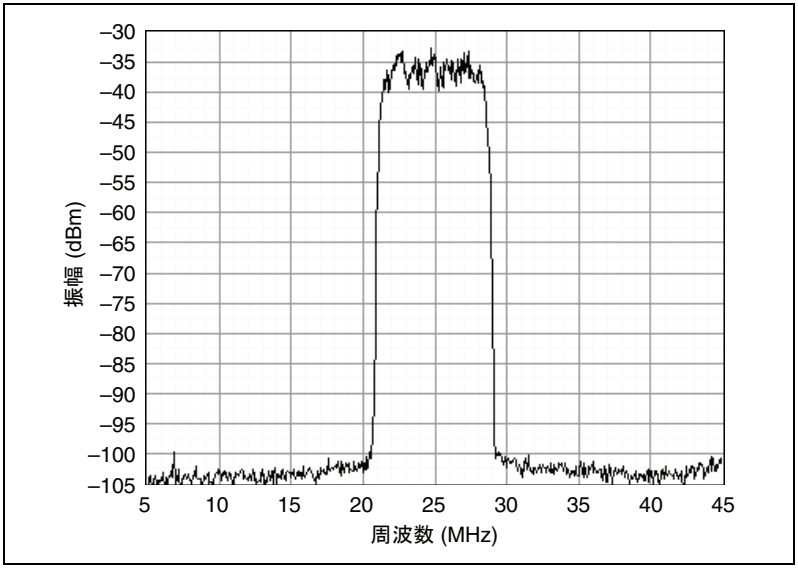

図 11　DVB 物理層[1, 2]
外部サンプルクロック = 96.88 MHz

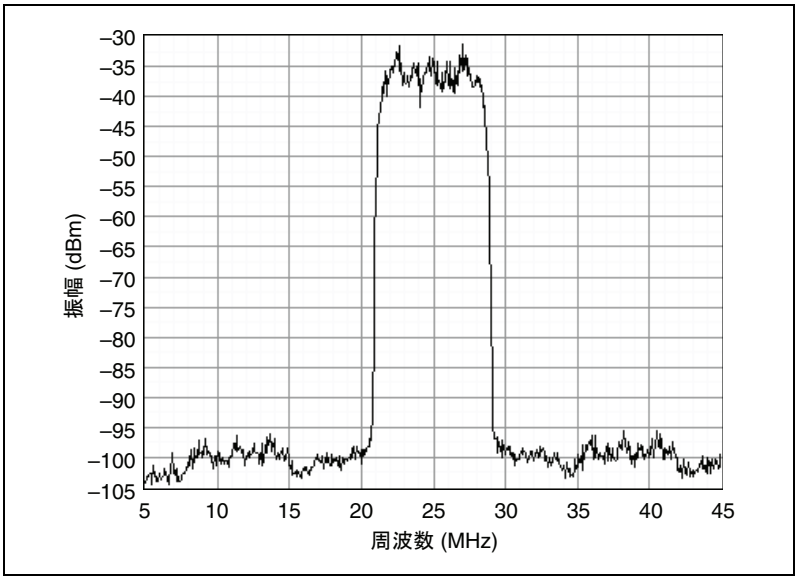

図 12　DVB 物理層[1, 2]
内部（高分解能）サンプルクロック = 96.88 MHz
図の中のアーチファクトは、高分解能クロックのスプリアスが原因。

---

[1] OSP 有効化。ダイレクトパス (4 dBm ピーク)。25 MHz 搬送波。IQ レート = 6.92 MS/s、1 サンプル / シンボル。FIR フィルタタイプ = 平方根二乗余弦、 α = 0.15。32 QAM 変調。PN シーケンス順位 = 15。

[2] スプリアス除去の詳細については、「サンプルクロック」セクションの「メモ」を参照してください。

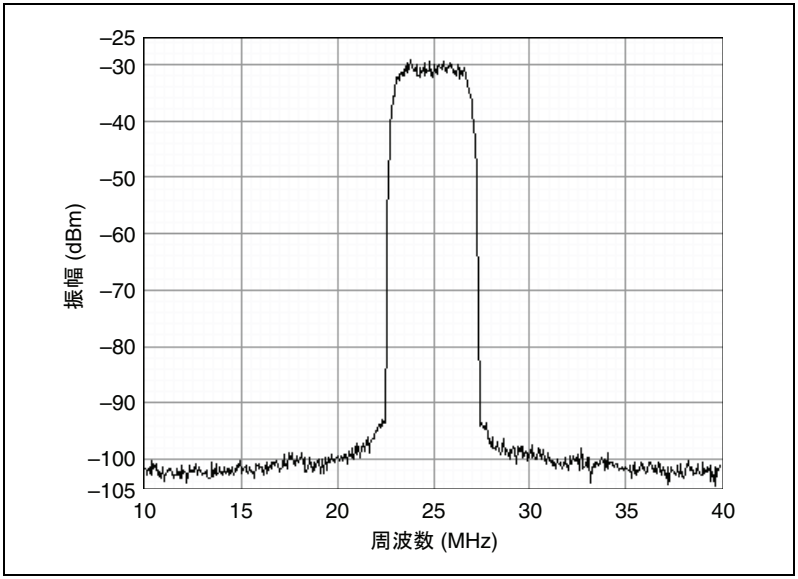

図 13　W-CDMA 物理層[1]
内部（高分解能）サンプルクロック = 92.16 MHz

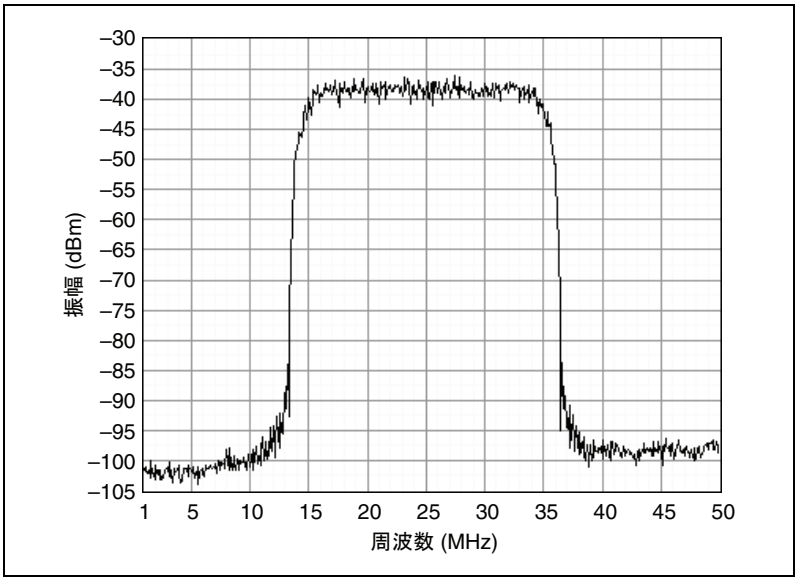

図 14　20 MSymbols/s 64 QAM[2]

---

[1] OSP 有効化。ダイレクトパス（4 dBm ピーク）。25 MHz 搬送波。IQ レート = 3.84 MS/s、1 サンプル / シンボル。FIR フィルタタイプ = 平方根二乗余弦、 α = 0.22。QPSK 変調。PN シーケンス順位 = 15。

[2] OSP 有効化。ダイレクトパス（4 dBm ピーク）。25 MHz 搬送波。IQ レート = 50 MHz。FIR フィルタタイプ = フラット、通過帯域 = 0.4。ソフトウェア 64QAM 変調。平方根二乗余弦、 α =0.15。PN シーケンス順位 = 15。

仕様	値	コメント
セルフキャリブレーション	オンボードの 24 ビット ADC および精度電圧基準を用いて DC ゲインおよびオフセットを校正します。セルフキャリブレーションは、ソフトウェアを利用してユーザが開始し、完了までに約 75 秒かかります。	—
外部キャリブレーション	外部キャリブレーションは、VCXO、電圧基準、出力インピーダンス、DC ゲイン、およびオフセットを校正します。適切な定数は、不揮発性メモリに保管されます。	—
キャリブレーション間隔	仕様は外部キャリブレーションから 2 年間有効。	—
ウォームアップ時間	15 分	—

電源

仕様	標準	最大	コメント
+3.3 VDC	1.67 A	2.0 A	—
+12 VDC	1.9 A	2.2 A	
合計電力	28.3 W	33 W	

ソフトウェア

仕様	値	コメント
ドライバソフトウェア	NI-FGEN は、IVI 準拠ドライバで NI 5442 の構成、制御、および校正を可能にします。NI-FGEN は、多数の開発環境用にアプリケーションプログラミングインタフェースを提供します。	—
アプリケーションソフトウェア	NI-FGEN は、以下のアプリケーション開発環境用にプログラミングインタフェースを提供します。 • LabVIEW • LabWindows™/CVI™ • Measurement Studio • Microsoft Visual C++ .NET • Microsoft Visual C/C++ • Microsoft Visual Basic	—
対話式の制御および構成ソフトウェア	FGEN ソフトフロントパネルは、NI 5442 の対話的制御をサポートしています。FGEN ソフトフロントパネルは NI-FGEN ドライバ CD に含まれています。 Measurement & Automation Explorer（MAX）で NI 5442 を対話式に構成、そしてテストすることができます。MAX も NI-FGEN CD に含まれています。 NI 5442 は、NI SignalExpress と併用可能です。	—

NI PXIe-5442 の環境

メモ NI 5442 の効率的な冷却方法については、NI 5442 キットに含まれている『強制空冷の維持について』のガイドラインに従ってください。NI 5442 は、室内使用を意図して設計されています。

仕様	値	コメント
動作温度	0 ～ +55 ℃（NI 製のすべての PXI Express シャーシにおいて） IEC 60068-2-1、IEC 60068-2-2 に準拠。 **メモ** : 10 ℃以下の周囲温度での PXIe データ転送レート最大化の詳細については、`ni.com/support`（英語）の KnowledgeBase 4AEB2ML1 を参照してください。	—
保管温度	–25 ～ +85 ℃。IEC 60068-2-1、IEC 60068-2-2 に準拠。	—
動作時の相対湿度	10 ～ 90%、結露なきこと。IEC 60068-2-56 に準拠。	—
保管時の相対湿度	5 ～ 95%、結露なきこと。IEC 60068-2-56 に準拠。	—
動作衝撃	30 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。MIL-PRF-28800F に準拠してテストプロファイルを確立。	スペクトルおよびジッタ仕様が低下する場合があります。
保管時衝撃	50 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。MIL-PRF-28800F に準拠してテストプロファイルを確立。	—
動作振動	5 Hz ～ 500 Hz、0.31 g_{rms} 。IEC 60068-2-64 に準拠。	スペクトルおよびジッタ仕様が低下する場合があります。
保管振動	5 Hz ～ 500 Hz、2.46 g_{rms} 。IEC 60068-2-64 に準拠。テストプロファイルは、MIL-PRF-28800F、Class B の要件以上。	—
高度	最大 2,000 m（周辺温度 25 ℃時）	—
汚染度	2（室内での使用のみ）	—

安全性

この製品は、以下の安全規格と、計測、制御、研究用電気機器に対する規格の要求事項を満たすように設計されています。

- IEC 61010-1、EN 61010-1
- UL 61010-1、CSA 61010-1

メモ UL および他の安全保証については、製品のラベルを参照するか、`ni.com/certification`（英語）にアクセスして型番または製品ラインで検索し、保証の欄の該当するリンクをクリックしてください。

電磁両立性

この製品は、以下の EMC 規格と、計測、制御、研究用電気機器に対する規格の要件を満たすように設計されています。

- EN 61326 EMC 必要条件、最小イミュニティ
- EN 55011 エミッション、Group 1、Class A
- CE、C-Tick、ICES、および FCC Part 15 エミッション、Class A

メモ このデバイスは、EMC 要件に適合するため、製品ドキュメントに従って操作してください。

CE 適合

この製品は、以下のように、CE マーク改正に基づいて、該当する EC 理事会指令による基本的要件に適合しています。

- 2006/95/EC、低電圧指令（安全性）
- 2004/108/EEC、電磁環境両立性指令（EMC）

メモ この製品のその他のコンプライアンス情報については、適合宣言（DoC）を参照してください。この製品の適合宣言を入手するには、`ni.com/certification`（英語）にアクセスして型番または製品ラインで検索し、該当するリンクをクリックしてください。

環境管理

ナショナルインスツルメンツは、環境に優しい製品の設計および製造に努めています。NI は、製品から特定の有害物質を除去することが環境だけでなく NI 製品のユーザにとっても有益であることを認識しています。

環境の詳細な情報については、ni.com/environment（英語）の NI and the Environment を参照してください。このウェブページには、NI が順守している環境規制と指令、およびこのドキュメントに含まれていないその他環境情報が記載されています。

廃電気電子機器（WEEE）

欧州のお客様へ　製品寿命を過ぎた製品は、すべて WEEE リサイクルセンターへ送る必要があります。WEEE リサイクルセンターおよびナショナルインスツルメンツの WEEE への対応に関する詳細は、ni.com/environment/weee.htm 英語）を参照してください。

电子信息产品污染控制管理办法 （中国 RoHS）

中国客户　National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 ni.com/environment/rohs_china。(For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

物理特性

仕様	値		コメント
外形寸法	3U、1 スロット、PXI Express モジュール 21.6 × 2.0 × 13.0 cm (8.5 × 0.8 × 5.1 in.)		—
重量	405 g (14.3 oz)		—
フロントパネルコネクタ			
ラベル	機能	コネクタタイプ	—
CH 0	アナログ出力	SMB（ジャック）	
CLK IN	サンプルクロック入力および PLL 基準クロック入力	SMB（ジャック）	
PFI 0	マーカ出力、トリガ入力、サンプルクロック出力、エクスポートしたトリガ出力、および PLL 基準クロック出力	SMB（ジャック）	
PFI 1	マーカ出力、トリガ入力、サンプルクロック出力、エクスポートしたトリガ出力、および PLL 基準クロック出力	SMB（ジャック）	
フロントパネル LED 表示器			
ラベル	機能		詳細については、『NI 信号発生器ヘルプ』を参照してください。
ACCESS	ACCESS LED は、PCI バス、および NI 5442 からコントローラまでのインタフェースのステータスを示します。		
ACTIVE	ACTIVE LED は、NI 5442 のオンボード生成ハードウェアのステータスを示します。		
同梱のケーブル			
	1 本（NI 製品番号 763541-01）、50Ω、BNC オス－ SMB プラグ、RG223/U、ダブルシールドケーブル（1 m）。		—

サポート情報

技術サポートリソースの一覧は、ナショナルインスツルメンツのウェブサイトでご覧いただけます。ni.com/jp/support では、トラブルシューティングやアプリケーション開発のセルフヘルプリソースから、ナショナルインスツルメンツのアプリケーションエンジニアの E メール / 電話の連絡先まで、あらゆるリソースを参照することができます。

適合宣言（Doc）とは、その会社の自己適合宣言を用いた、さまざまな欧州閣僚理事会指令への適合の宣言のことです。この制度により、電磁適合性（EMC) に対するユーザ保護や製品の安全性に関する情報が提供されます。ご使用の製品の適合宣言は、ni.com/certification（英語）から入手できます。ご使用の製品でキャリブレーションがサポートされている場合、ni.com/calibration（英語）からその製品の Calibration Certificate（英語）を入手してご利用になることもできます。

ナショナルインスツルメンツでは、米国本社（11500 North Mopac Expressway, Austin, Texas, 78759-3504）および各国の現地オフィスにてお客様にサポート対応しています。日本国内での電話サポートについては、サービスリクエストを ni.com/jp/support で作成するか、0120-527196（フリーダイヤル）または 03-5472-2970（大代表）にお電話ください。日本国外での電話サポートについては、各国の営業所にご連絡ください。

イスラエル 972 3 6393737、イタリア 39 02 41309277、
インド 91 80 41190000、英国 44 0 1635 523545、
オーストラリア 1800 300 800、オーストリア 43 662 457990-0、
オランダ 31 (0) 348 433 466、カナダ 800 433 3488、
韓国 82 02 3451 3400、シンガポール 1800 226 5886、
スイス 41 56 2005151、スウェーデン 46 (0) 8 587 895 00、
スペイン 34 91 640 0085、スロベニア 386 3 425 42 00、
タイ 662 278 6777、台湾 886 02 2377 2222、中国 86 21 5050 9800、
チェコ 420 224 235 774、デンマーク 45 45 76 26 00、
ドイツ 49 89 7413130、トルコ 90 212 279 3031、
ニュージーランド 0800 553 322、ノルウェー 47 (0) 66 90 76 60、
フィンランド 358 (0) 9 725 72511、フランス 01 57 66 24 24、
ベルギー 32 (0) 2 757 0020、ブラジル 55 11 3262 3599、
ポーランド 48 22 3390150、ポルトガル 351 210 311 210、
マレーシア 1 800 887710、南アフリカ 27 0 11 805 8197、
メキシコ 01 800 010 0793、レバノン 961 (0) 1 33 28 28、
ロシア 7 495 783 6851

National Instruments、NI、ni.com、および LabVIEW は National Instruments Corporation（米国ナショナルインスツルメンツ社）の商標です。National Instruments の商標の詳細については、ni.com/legal の「Terms of Use」セクションを参照してください。本文書中に記載されたその他の製品名および企業名は、それぞれの企業の商標または商号です。National Instruments の製品を保護する特許については、ソフトウェアに含まれている特許情報（**ヘルプ→特許情報**）、CD に含まれている patents.txt ファイル、または ni.com/patents のうち、該当するリソースから参照してください。

© 2007 National Instruments Corporation. All rights reserved.

372127B-01 2007 年 10 月